

【11】證書號數：I387921

【45】公告日：中華民國 102 (2013) 年 03 月 01 日

【51】Int. Cl. : G06F7/58 (2006.01)

發明

全 6 頁

【54】名稱：利用中央極限定理之常態分佈亂數產生器及其亂數產生方法

A NORMAL DISTRIBUTED RANDOM NUMBER GENERATOR BY USING  
THE CLT AND THE RANDOM NUMBER GENERATING METHOD  
THEREOF

【21】申請案號：098112668

【22】申請日：中華民國 98 (2009) 年 04 月 16 日

【11】公開編號：201039231

【43】公開日期：中華民國 99 (2010) 年 11 月 01 日

【72】發明人：黃宗柱 (TW) HUANG, TSUNGCHU

【71】申請人：國立彰化師範大學

NATIONAL CHANGHUA UNIVERSITY  
OF EDUCATION

彰化縣彰化市進德路 1 號

【74】代理人：蔡坤財；李世章

【56】參考文獻：

TW 200408922A

TW 200614068A

TW 200915175A

US 6768744B1

US 2005/0193045A1

C.-H. Yang, Y.-H. Chou, and T.-C. Huang, Area-Efficient True  
One-Period Delay Jitter Measurement, The 2nd VLSI Test  
Technology Workshop, pp.83-86, Tainan, July 18, 2008.

審查人員：姚乃綺

## [57]申請專利範圍

1. 一種利用中央極限定理之常態分佈亂數產生器，包括：複數個第一型線性移位暫存器，係用以產生複數個相應之均勻亂數；一平行計數器，係用以接收該複數個均勻亂數，以產生一亂數和值；一加法器，具有一第一輸入端、一第二輸入端及一第一輸出端，該第一輸入端係接收該亂數和值；以及一移位電路，具有一第三輸入端及一第二輸出端，該第三輸入端係訊號連接該加法器之該第一輸出端，且該第二輸出端係訊號連接該加法器之該第二輸入端；其中，該加法器與該移位電路係利用該亂數和值產生一常態分佈亂數結果。
2. 如請求項 1 所述之利用中央極限定理之常態分佈亂數產生器，其中該加法器可為一漣波進位加法器。
3. 如請求項 1 所述之利用中央極限定理之常態分佈亂數產生器，其中該加法器可為一先行進位加法器。
4. 如請求項 1 所述之利用中央極限定理之常態分佈亂數產生器，其中該移位電路可為一 D 型正反器移位暫存電路。
5. 如請求項 1 所述之利用中央極限定理之常態分佈亂數產生器，其中該移位電路可為一 JK 正反器移位暫存電路。
6. 一種利用中央極限定理之常態分佈亂數產生方法，包括下列步驟：利用複數個第一型線性移位暫存器，產生複數個相應之均勻亂數；利用一平行計數器，來加總該複數個均勻亂數，以產生一亂數和值；以及利用一加法器及一移位電路，來平移該亂數和值，以產

(2)

生一常態分佈亂數結果；其中該加法器，具有一第一輸入端、一第二輸入端及一第一輸出端，該第一輸入端係接收該亂數和值，該移位電路具有一第三輸入端及一第二輸出端，該第三輸入端係訊號連接該加法器之該第一輸出端，且該第二輸出端係訊號連接該加法器之該第二輸入端。

7. 如請求項 6 所述之利用中央極限定理之常態分佈亂數產生方法，該加法器可為一漣波進位加法器。
8. 如請求項 6 所述之利用中央極限定理之常態分佈亂數產生方法，該加法器可為一先行進位加法器。
9. 如請求項 6 所述之利用中央極限定理之常態分佈亂數產生方法，該移位電路可為一 D 型正反器移位暫存電路。
10. 如請求項 6 所述之利用中央極限定理之常態分佈亂數產生方法，該移位電路可為一 JK 正反器移位暫存電路。

#### 圖式簡單說明

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之說明如下：

第 1 圖是習知之查表法的常態分佈曲線圖。

第 2 圖是習知之查表法的弦波分佈曲線圖。

第 3 圖是習知之中央極限定理法亂數產生器的結構示意圖。

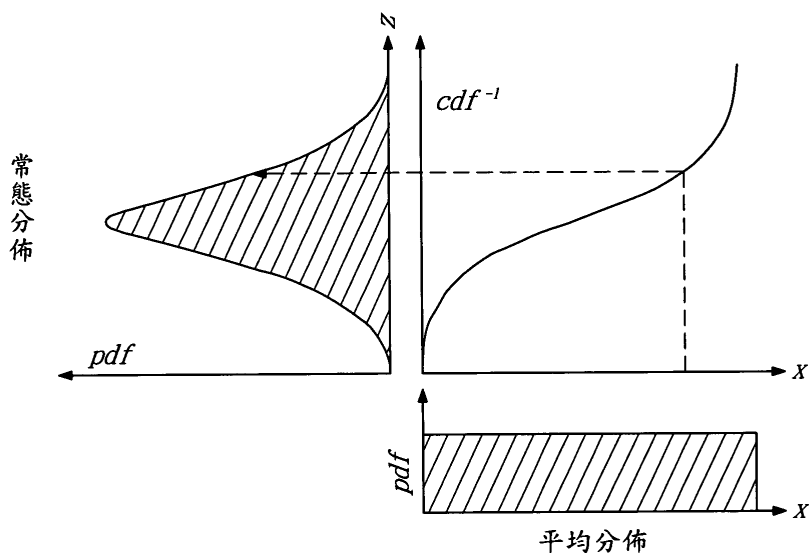
第 4 圖是第 3 圖之第一型線性移位暫存器 110 的結構示意圖。

第 5 圖是第 3 圖之平行加法器 120 的結構示意圖。

第 6 圖是本發明一實施例之利用中央極限定理之常態分佈亂數產生器的結構示意圖。

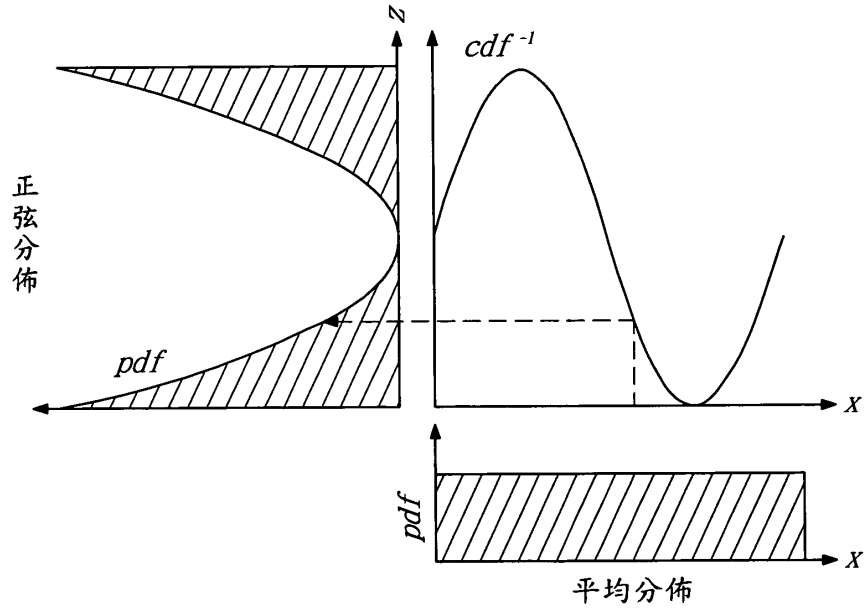
第 7 圖是第 6 圖之第一型線性移位暫存器 410 移位 1 位元時的採樣分佈長條圖。

第 8 圖是本發明一實施例之利用中央極限定理之常態分佈亂數產生方法的步驟流程圖。

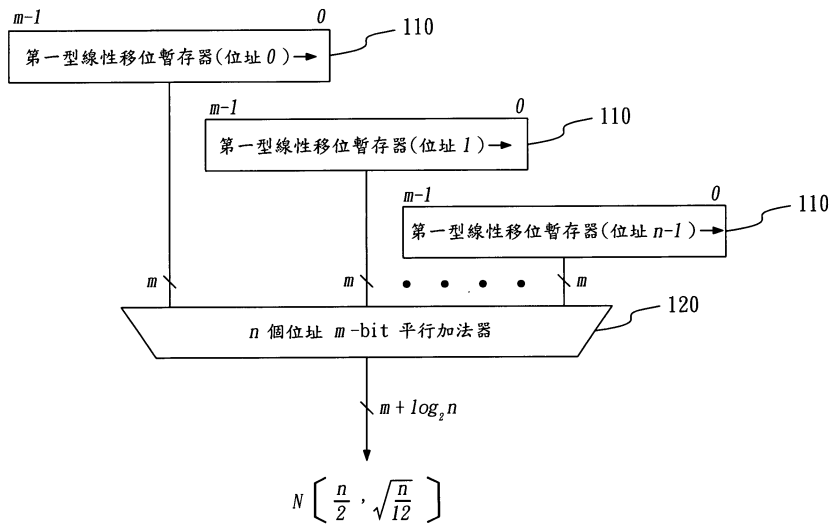


第 1 圖

(3)

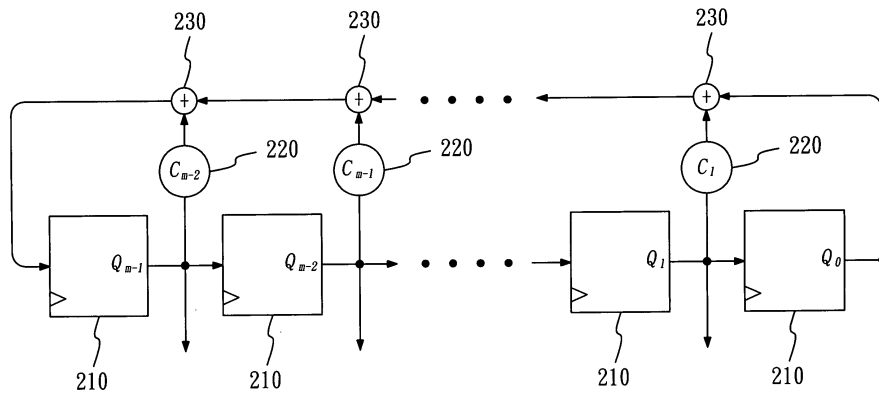


第 2 圖

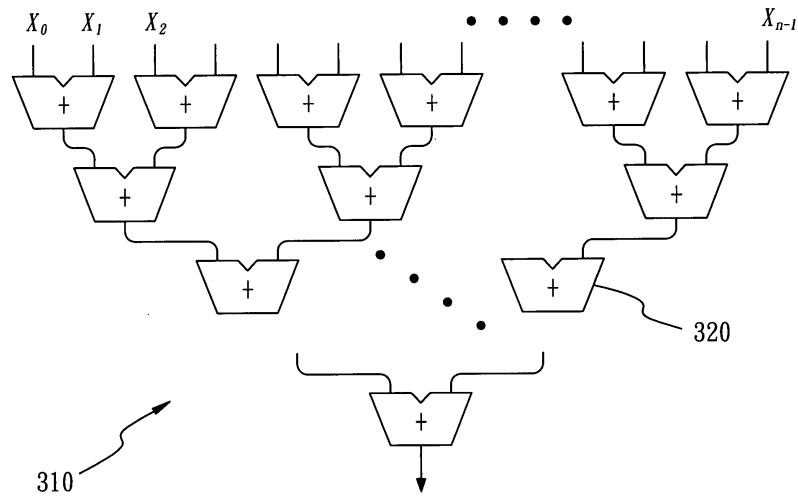


第 3 圖

(4)

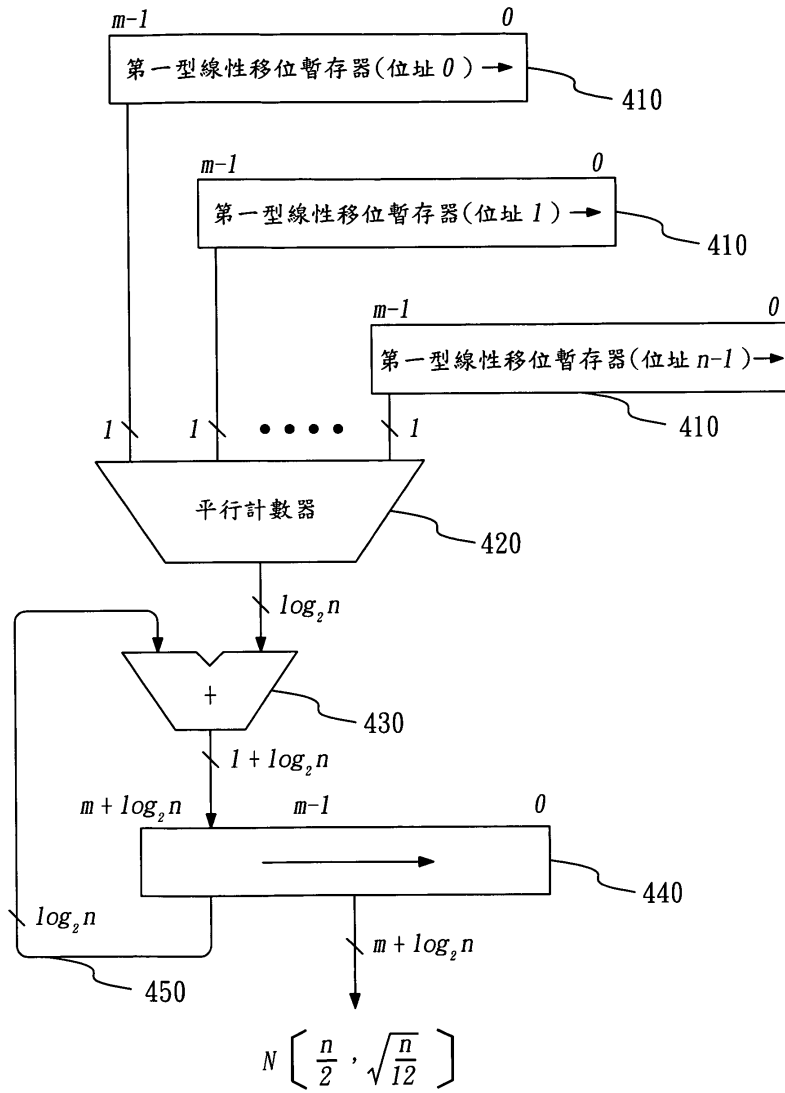


第 4 圖



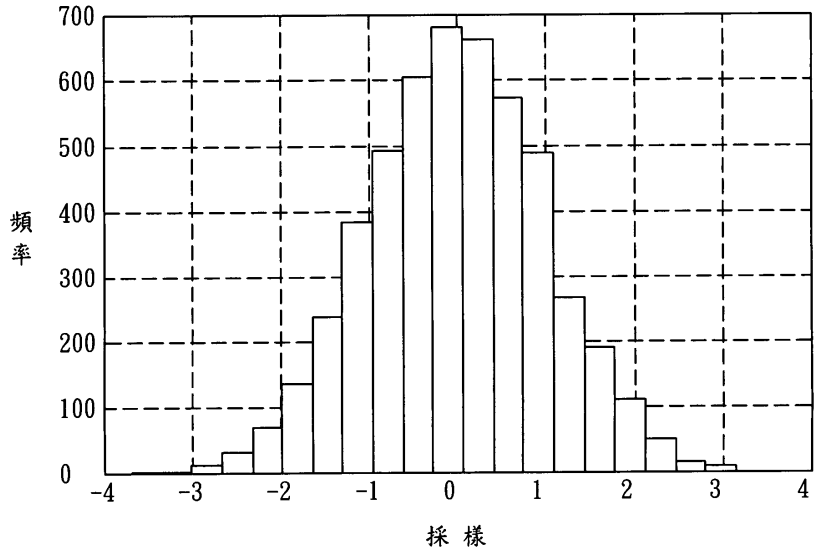
第 5 圖

(5)

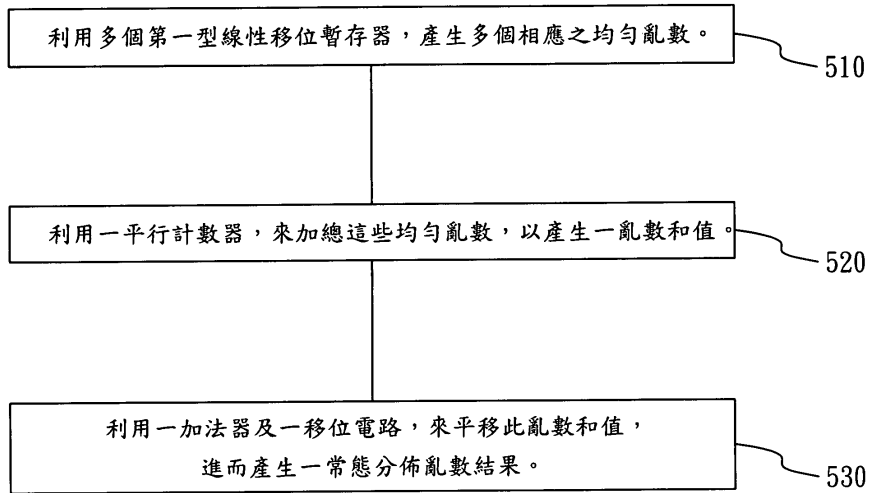


第 6 圖

(6)



第 7 圖



第 8 圖