

【11】證書號數：I337449

【45】公告日：中華民國 100(2011)年 02月 11日

【51】Int. Cl. : H03D7/00 (2006.01) H04B1/40 (2006.01)

發明

全 6 頁

【54】名稱：混頻器及其混頻電路

MIXER AND MIXER CIRCUIT FOR THE SAME

【21】申請案號：096114478 【22】申請日：中華民國 96(2007)年 04月 24日

【11】公開編號：200843331 【43】公開日期：中華民國 97(2008)年 11月 01日

【72】發明人：林志明(TW) LIN, ZHIMING；呂致遠(TW) LYU, JIHYUAN

【71】申請人：國立彰化師範大學 NATIONAL CHANGHUA UNIVERSITY OF EDUCATION

彰化縣彰化市進德路 1 號

【74】代理人：蔡坤財；李世章

【56】參考文獻：

TW	I242332	TW	I253803
TW	200525878A	US	5140198
US	6472925B1	US	7099646B1

M. Brandolini et al., "A CMOS directdown-converter with +78dBm minimum IIP2 for 3G cell-phones", IEEE Journal of Solid State Circuits, vol.16-10, pp.320-601, Feb. 2005.

S. G. Lee et al., "Current-reuse bleeding mixer", IEEE Electronic letter, vol.36, no.8, pp.696-697, April 2000.

H. Darabi et al., "A Noise Cancellation Technique in Active RF-CMOS Mixers", IEEE Journal of Solid-State Circuits, vol.40, no. 12, pp.2628-2632, 2005.

A. Bevilacqua et al., "An ultra wideband CMOS low-noise amplifier for 3.1-10.6GHz wireless receivers", IEEE Journal of Solid State Circuits, vol.39, no.12, pp.2259-2268, Dec. 2004.

[57]申請專利範圍

1. 一種混頻器，包含：一輸入匹配裝置；一混頻電路，包含：一轉導放大級，接收該輸入匹配裝置之電壓訊號，並放大轉換該電壓訊號成電流訊號；一電流切換級，接收該電流訊號並將其降頻至基頻，經交叉耦合差動輸出；一負載級，接收該電流切換級之電流訊號，並轉換該電流訊號為差動輸出電壓訊號後輸出；一電感電容槽裝置，係用以消除在該電流切換級中之寄生電容雜訊；一電流重覆使用犧牲裝置，係以動態電流注入方式消除在該轉導放大級中之寄生雜訊電流；以及一雜訊終止裝置，係用以消除該電流切換級中寄生電容所儲存的電荷，該雜訊終止裝置之動態電流注入點為該電流切換級之共汲極處，且該雜訊終止裝置並聯該負載級；以及一緩衝電路，接收該差動輸出電壓訊號，用以阻抗匹配並驅動負載；其中該輸入匹配裝置連接於該混頻電路，用以可選擇地通過一預定頻率使其進入該混頻電路，並匹配輸入阻抗，同時防止直流偏壓影響輸入訊號。
2. 如申請專利範圍第 1 項所述之混頻器，其中該輸入匹配裝置包含：一射頻匹配裝置，包含：兩組射頻匹配電路，其中每一組射頻匹配電路包含：一第一帶通濾波器；以及一第一直流阻隔器(DC Block)；以及一本地振盪匹配裝置，包含：兩組本地振盪匹配電路，

(2)

其中每一組本地振盪匹配電路包含：一第二帶通濾波器；以及一第二直流阻隔器；其中該些射頻匹配電路與本地振盪匹配電路之帶通濾波器包含複數電阻、電感和電容，藉此使 2~11GHz 之頻率通過並匹配到約 50 歐姆，在其匹配電路輸出端加入電容當作直流阻隔器(DC Block)，防止直流偏壓來影響混頻電路輸入訊號。

3. 如申請專利範圍第 1 項或第 2 項所述之混頻器，其中該緩衝電路包含兩 N 型金氧半場效電晶體(NMOS)，該些 N 型金氧半場效電晶體係用以調整寬度 W 以調整電流大小來匹配輸出阻抗到 50 歐姆以驅動 50 歐姆之負載。
4. 如申請專利範圍第 3 項所述之混頻器，其中該電感 電容槽裝置為一 $PI(\pi)$ 型濾波器，連接於該轉導放大級與該電流切換級之間。
5. 如申請專利範圍第 4 項所述之混頻器，其中該負載級包含兩 P 型金氧半場效電晶體(PMOS)與兩電阻，該兩 P 型金氧半場效電晶體之內阻係相近於該兩電阻之值，以使輸出至該緩衝電路之訊號不會產生雜訊。
6. 如申請專利範圍第 5 項所述之混頻器，其中該雜訊終止(Noise Cancellation)裝置包含一第一 P 型金氧半場效電晶體、一第二 P 型金氧半場效電晶體以及一第三 P 型金氧半場效電晶體，其中該第一 P 型金氧半場效電晶體之源極端連接一操作電壓，閘極端加入一偏壓使其工作在飽和區，該第一 P 型金氧半場效電晶體之汲極端與該第二 P 型金氧半場效電晶體以及該第三 P 型金氧半場效電晶體之源極端連接，該第二 P 型金氧半場效電晶體之汲極端與閘極端和該第三 P 型金氧半場效電晶體之汲極端與閘極端交叉連接，係用以導入兩個電流，藉由該兩電流消除寄生在該電流切換級電晶體之源極端的寄生電容所儲存之電荷。
7. 如申請專利範圍第 6 項所述之混頻器，其中該電流重覆使用犧牲(Current-reuse bleeding)裝置包含兩個 P 型金氧半場效電晶體(PMOS)，該兩 P 型金氧半場效電晶體(PMOS)之閘極端分別加入一偏壓使其工作在飽和區，並分別與轉導放大級連接以消除在該轉導放大級中電晶體之汲極電流所寄生的雜訊電流。
8. 一種混頻電路，包含：一轉導放大級，係用以接收電壓訊號，並放大轉換該電壓訊號成電流訊號；一電流切換級，接收該電流訊號並將其降頻至基頻，經交叉耦合差動輸出；一負載級，接收該電流切換級之電流訊號，並轉換該電流訊號為差動輸出電壓訊號後輸出；一電感電容槽裝置，係用以消除在該電流切換級中之寄生電容雜訊；一電流重覆使用犧牲裝置，係以動態電流注入方式消除在該轉導放大級中之寄生雜訊電流；以及一雜訊終止裝置，係用以消除該電流切換級中寄生電容所儲存的電荷，該雜訊終止裝置之動態電流注入點為該電流切換級之共汲極處，且該雜訊終止裝置並聯該負載級。
9. 如申請專利範圍第 8 項所述之混頻電路，其中該電感電容槽(LC Tank)裝置為一 $PI(\pi)$ 型濾波器，連接於該轉導放大級與該電流切換級之間。
10. 如申請專利範圍第 9 項所述之混頻電路，其中該負載級包含有兩 P 型金氧半場效電晶體(PMOS)與兩電阻，該兩 P 型金氧半場效電晶體之內阻係相近於該兩電阻之值，以使輸出訊號不會產生雜訊。
11. 如申請專利範圍第 10 項所述之混頻電路，其中該雜訊終止(Noise Cancellation)裝置包含第一 P 型金氧半場效電晶體、一第二 P 型金氧半場效電晶體以及一第三 P 型金氧半場效電晶體，其中該第一 P 型金氧半場效電晶體之源極端連接一操作電壓，閘極端加入一偏壓使其工作在飽和區，該第一 P 型金氧半場效電晶體之汲極端與該第二 P 型金氧半場效電晶體以及該第三 P 型金氧半場效電晶體之源極端連接，該第二 P 型金氧半場效電晶體之汲極端與閘極端和該第三 P 型金氧半場效電晶體之汲極端與閘極端交叉連接，係用以導入兩個電流，藉由該兩電流消除寄生在該電流切換級中的電晶體汲極端的寄生電容所儲存之電荷。

(3)

12. 如申請專利範圍第 11 項所述之混頻電路，其中該電流重覆使用犧牲(Current-reuse bleeding)裝置包含兩個 P 型金氧半場效電晶體(PMOS)，該兩 P 型金氧半場效電晶體(PMOS)之閘極端分別加入一偏壓使其工作在飽和區，並分別與該轉導放大級連接以消除在該轉導放大級中的電晶體汲極電流所寄生的雜訊電流。

圖式簡單說明

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之詳細說明如下：第 1 圖是習知的超寬頻(UWB)系統頻帶分佈圖。

第 2 圖係繪示依照本發明一種習知的雙端平衡式吉伯特混頻電路。

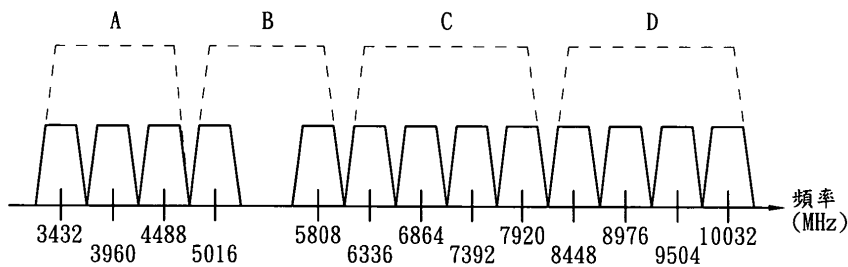
第 3 圖係繪示依照本發明一種直接降頻式接收機系統示意圖。

第 4 圖係繪示依照本發明一較佳實施例的一種混頻器電路圖。

第 5 圖係繪示依照第 4 圖中的一種輸入匹配裝置的示意圖。

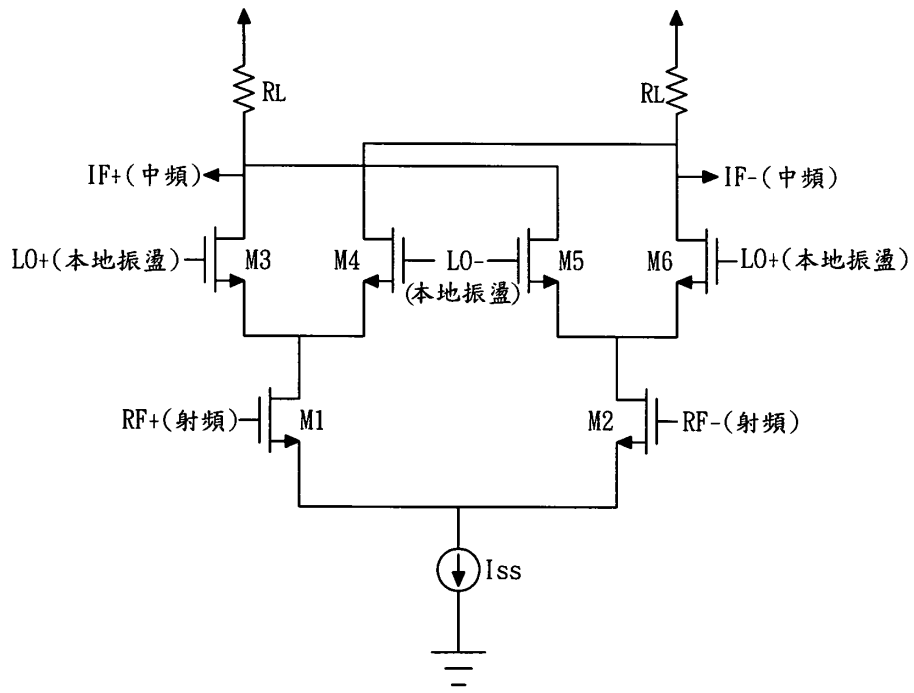
第 6a 圖係繪示依照第 5 圖中的一種射頻端輸與本地振盪端之輸入匹配電路圖。

第 6b 圖係繪示依照第 5 圖中的一種本地振盪端輸與本地振盪端之輸入匹配電路圖。

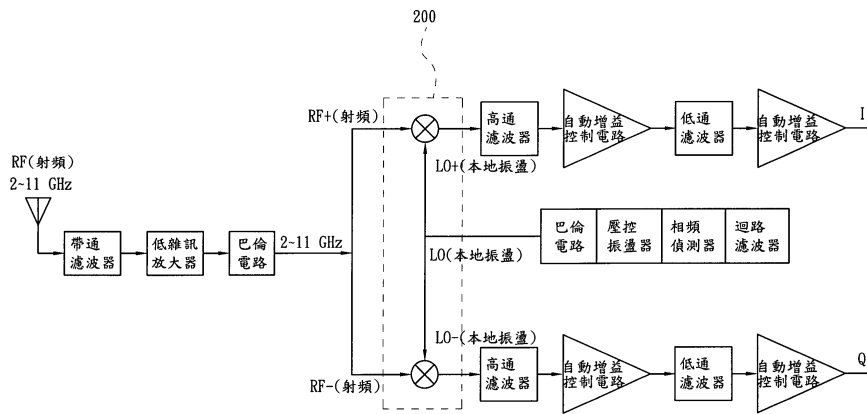


第 1 圖

(4)

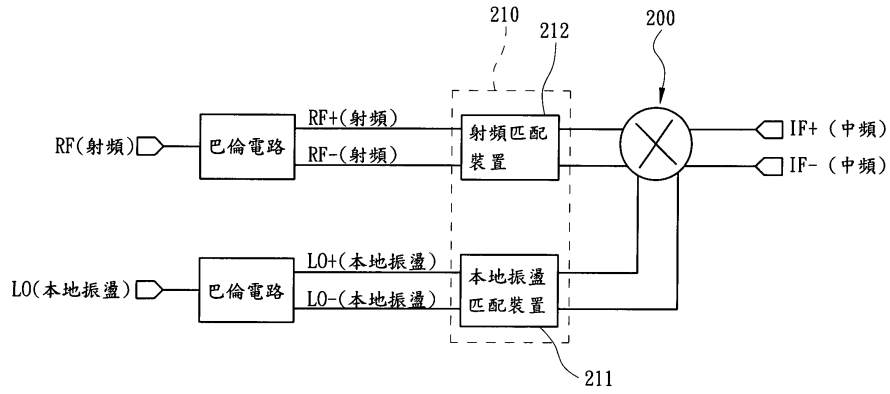
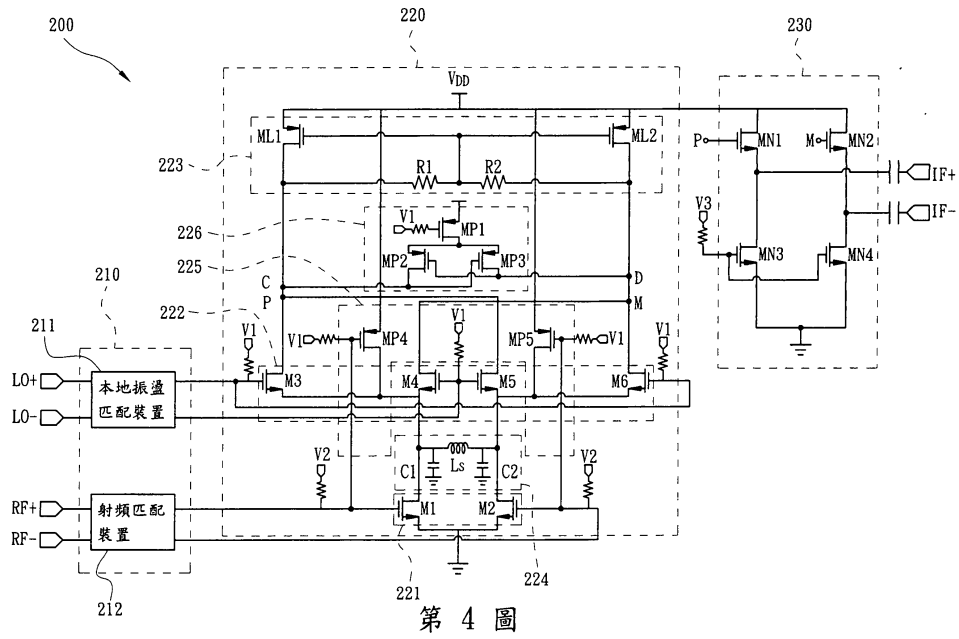


第 2 圖

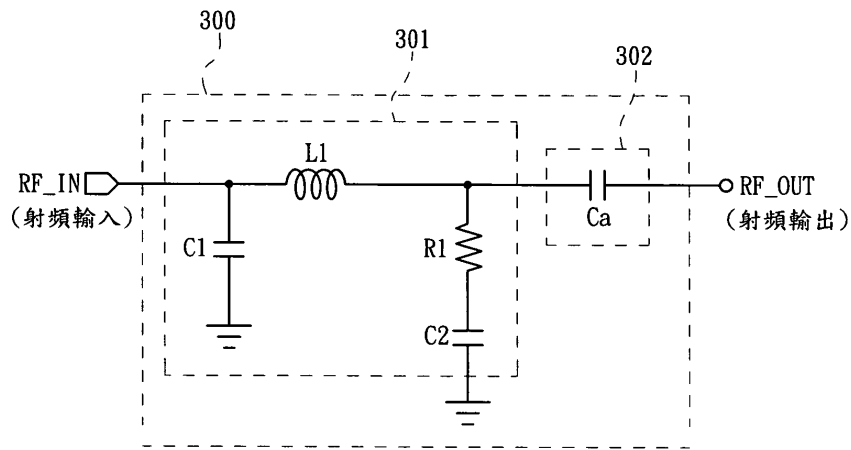


第 3 圖

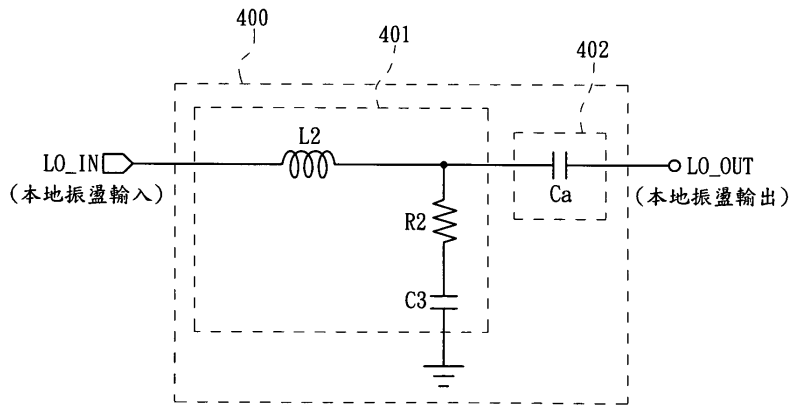
(5)



(6)



第 6a 圖



第 6b 圖