

【11】證書號數：I328907

【45】公告日：中華民國 99 (2010) 年 08 月 11 日

【51】Int. Cl. : H01S5/10 (2006.01) H01L21/00 (2006.01)

發明

全 15 頁

【54】名稱：製作氮化物半導體元件中劈裂鏡面之方法

METHOD FOR MANUFACTURING CLEAVED FACETS OF NITRIDE  
SEMICONDUCTOR DEVICES

【21】申請案號：096102229

【22】申請日：中華民國 96 (2007) 年 01 月 19 日

【11】公開編號：200832853

【43】公開日期：中華民國 97 (2008) 年 08 月 01 日

【72】發明人：陳偉立 (TW) CHEN, WEILI

【71】申請人：國立彰化師範大學

NATIONAL CHANGHUA UNIVERSITY  
OF EDUCATION

彰化縣彰化市進德路 1 號

【74】代理人：蔡坤財；李世章

【56】參考文獻：

US 5985687A

US 6159323A

US 6379985B1

US 6577006B1

US 20040101986A1

## [57]申請專利範圍

1. 一種製作氮化鎵半導體元件中劈裂鏡面之方法，至少包含下列步驟：(A)在一透明基材上形成一緩衝層；(B)在該緩衝層上形成一活性層；(C)在該活性層上形成一光阻；(D)在該光阻上定義一圖案，該圖案至少包含一保留區，兩個犧牲區與兩個凹陷圖案，且該些犧牲區連接於該保留區之兩側，該些凹陷圖案則分別介於該保留區與該些犧牲區之間；(E)將該圖案內之光阻曝光顯影至露出該活性層為止，再沈積一金屬層至該活性層上；(F)以舉離(lift-off)方式去除光阻並得到定義的金屬圖案；(G)依序將未被該金屬層所覆蓋之該活性層與該緩衝層的部分蝕刻至露出該透明基材為止；(H)以一雷射脈衝由該透明基材之底面往頂面照射，分解該緩衝層底部之部分厚度，且至少一殘留金屬成分於該透明基材上；(I)以一溶液清除該殘留金屬成分，且該些犧牲區並形成懸空結構；以及(J)將與該透明基材分離之該緩衝層的部分與該活性層由該凹陷圖案進行劈裂，則該緩衝層與該活性層之兩側即形成兩個劈裂鏡面。
2. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該透明基材之材料為氧化鋁( $Al_2O_3$ )、碳化矽(SiC)、氧化鎂(MgO)、氧化鋅(ZnO)或硼化鋯( $ZrB_2$ )，且該透明基材可讓該雷射脈衝通過。
3. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層之材料為氮化鎵(GaN)、氮化銦(InN)、氮化鋁(AlN)、氮化鋁鎵(AlGaIn)、氮化銦鎵(InGaIn)、氮化鋁銦(AlInN)或氮化鋁鎵銦(AlGaInN)。
4. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層為單層結構，且厚度為 0.05 微米以上。
5. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層為多層結構，且厚度為 0.05 微米以上。

(2)

6. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(B)之該活性層為多層結構，且該活性層內部的一部份形成一 Fabry-Perot 共振腔。
7. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(D)之該保留區的寬度大於 1 微米。
8. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)之該金屬層之材料為鈦。
9. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)之該金屬層之材料為鉑。
10. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)之該金屬層的沈積方式可利用電子束蒸鍍法(Electron Beam Evaporation)進行。
11. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)之該金屬層的沈積方式可利用濺鍍法(Sputtering)進行。
12. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)之該金屬層的沈積方式可利用熱蒸鍍法(Thermal Evaporation)進行。
13. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該蝕刻方式為活性離子蝕刻(Reactive Ion Etch ; RIE)。
14. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該蝕刻方式為感應耦合電漿蝕刻(Inductance Coupled Plasma ; ICP)。
15. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該蝕刻方式為電子環繞共振式蝕刻(Electron Cyclotron Resonance ; ECR)。
16. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該蝕刻方式為化學輔助離子式蝕刻(Chemically Assisted Ion Beam Etching ; CAIBE)。
17. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該乾式蝕刻方式為離子研磨(Ion milling)。
18. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該蝕刻方式為光電化學(Photoelectrochemistry ; PEC)蝕刻。
19. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(H)之該雷射脈衝為一準分子雷射。
20. 如申請專利範圍第 19 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該準分子雷射為一波長為 248 微米的 KrF 雷射，一波長為 282 微米的 XeBr 雷射，一波長為 308 微米的 XeCl 雷射或一波長為 351 微米的 XeF 雷射。
21. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(H)之該雷射脈衝為一固態雷射。
22. 如申請專利範圍第 21 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該固態雷射為一波長為 266 微米的 Nd : YAG 雷射，一波長為 355 微米的 Nd : YAG 雷射，一波長為 266 微米的 Nd : YVO<sub>4</sub> 雷射，一波長為 355 微米的 Nd : YVO<sub>4</sub> 雷射，一波長為 262 微米的 Nd : YLF 雷射，一波長為 263 微米的 Nd : YLF 雷射，一波長為 349 微米的 Nd : YLF 雷射或一波長為 351 微米的 Nd : YLF 雷射。
23. 如申請專利範圍第 22 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該波長為 355 微米的 Nd : YAG 雷射之平均脈衝能量密度為 300 至 600 毫焦耳/平方公分(mJ/cm<sup>2</sup>)。
24. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(I)之該溶液係由鹽酸與水以 1 : 1 之比例製成。

(3)

25. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(E)沈積之該金屬層如需去除，可使用硫酸水溶液，該硫酸水溶液係由硫酸( $H_2SO_4$ )，過氧化氫( $H_2O_2$ )與去離子水(DI Water)以 5 : 1 : 1 之比例製成。
26. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(J)之該劈裂為機械方法。
27. 如申請專利範圍第 1 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(J)之該劈裂為超音波方法。
28. 如申請專利範圍第 27 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該超音波方法使用頻率範圍為 44kHz~250kHz。
29. 一種製作氮化鎵半導體元件中劈裂鏡面之方法，至少包含下列步驟：(A)在一透明基板上形成一緩衝層；(B)在該緩衝層上形成一活性層；(C)在該活性層上以光阻定義一圖案；(D)將該圖案內之光阻曝光顯影露出之該活性層為止；(E)將該圖案內之光阻曝光顯影露出之該活性層蝕刻約 50-300 奈米深之淺蝕刻區；(F)清除光阻；(G)在該活性層上形成一光阻；(H)在該光阻上定義一圖案，該圖案至少包含一保留區，兩個犧牲區與兩個凹陷圖案，且該些犧牲區連接於該保留區之兩側，該些凹陷圖案則分別介於該保留區與該些犧牲區之間；該些犧牲區位與該些凹陷圖案位於步驟(F)之淺蝕刻區內，且該些凹陷圖案位於該些淺蝕刻區內距其邊緣約 1-5 微米；(I)將該圖案內之光阻曝光顯影至露出該活性層為止，再沈積一金屬層至該活性層上；(J)以舉離(lift-off)方式去除光阻並得到定義的金屬圖案；(K)依序將未被該金屬層所覆蓋之該活性層與該緩衝層的部分蝕刻至露出該透明基板為止；(L)以一溶液清除該金屬層；(M)在該活性層上沈積一第一型接面金屬層；(N)在一轉置基板上沈積一金屬層，成分為金；(O)將該透明基板與該轉置基板接合；(P)以一雷射脈衝由該透明基板之底面往頂面照射，分解該緩衝層底部之部分厚度，且至少一殘留金屬成分於該透明基板上；(Q)移除透明基板，以一溶液清除該殘留金屬成分，且該些犧牲區在轉置基板上形成懸空結構；(R)在該活性層上沈積一第一型接面金屬層，成分為鎳/金、鈦/鋁/鉑/金、或鉻/鉑/金；以及(S)將與該轉置基板分離該犧牲區之該緩衝層與該活性層由該凹陷圖案處進行劈裂，則該保留區之兩側即形成兩個劈裂鏡面。
30. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該透明基板之材料為氧化鋁( $Al_2O_3$ )、碳化矽(SiC)、氧化鎂(MgO)、氧化鋅(ZnO)或硼化鋯( $ZrB_2$ )，且該透明基板可讓該雷射脈衝通過。
31. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層之材料為氮化鎵(GaN)、氮化銦(InN)、氮化鋁(AlN)、氮化鋁鎵(AlGaInN)、氮化銦鎵(InGaInN)、氮化鋁銦(AlInN)或氮化鋁鎵銦(AlGaInN)。
32. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層為單層結構，且厚度為 0.05 微米以上。
33. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(A)之該緩衝層為多層結構，且厚度為 0.05 微米以上。
34. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(B)之該活性層為多層結構，且該活性層內部的一部份形成一 Fabry-Perot 共振腔。
35. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(G)之該淺蝕刻區深度約 50-300 奈米。
36. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(J)之該保留區的寬度大於 1 微米，長度大於 50 微米。

37. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該金屬層之材料為鈦。
38. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該金屬層之材料為鉑。
39. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(I)、(M)、(N)與(R)中之該金屬層的沈積方式可利用電子束蒸鍍法(Electron Beam Evaporation)進行。
40. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(I)、(M)、(N)與(R)中之該金屬層的沈積方式可利用濺鍍法(Sputtering)進行。
41. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(I)、(M)、(N)與(R)中之該金屬層的沈積方式可利用熱蒸鍍法(Thermal Evaporation)進行。
42. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該蝕刻方式為活性離子蝕刻(Reactive Ion Etch ; RIE)。
43. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該蝕刻方式為感應耦合電漿蝕刻(Inductance Coupled Plasma ; ICP)。
44. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該蝕刻方式為電子環繞共振式蝕刻(Electron Cyclotron Resonance ; ECR)。
45. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該蝕刻方式為化學輔助離子式蝕刻(Chemically Assisted Ion Beam Etching ; CAIBE)。
46. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該乾式蝕刻方式為離子研磨(Ion milling)。
47. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(K)之該蝕刻方式為光電化學(Photoelectrochemistry ; PEC)蝕刻。
48. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(L)之該溶液係由硫酸( $H_2SO_4$ )，過氧化氫( $H_2O_2$ )與去離子水(DI Water)以 5 : 1 : 1 之比例製成。
49. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(M)之該第一型接面金屬層的材料為鎳/金、鈦/鋁/鉑/金、或鉻/鉑/金。
50. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(P)之該雷射脈衝為一準分子雷射。
51. 如申請專利範圍第 50 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該準分子雷射為一波長為 248 微米的 KrF 雷射，一波長為 282 微米的 XeBr 雷射，一波長為 308 微米的 XeCl 雷射或一波長為 351 微米的 XeF 雷射。
52. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(P)之該雷射脈衝為一固態雷射。
53. 如申請專利範圍第 52 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該固態雷射為一波長為 266 微米的 Nd : YAG 雷射，一波長為 355 微米的 Nd : YAG 雷射，一波長為 266 微米的 Nd : YVO<sub>4</sub> 雷射，一波長為 355 微米的 Nd : YVO<sub>4</sub> 雷射，一波長為 262 微米的 Nd : YLF 雷射，一波長為 263 微米的 Nd : YLF 雷射，一波長為 349 微米的 Nd : YLF 雷射或一波長為 351 微米的 Nd : YLF 雷射。
54. 如申請專利範圍第 53 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該波長為 355 微米的 Nd : YAG 雷射之平均脈衝能量密度為 300 至 600 毫焦耳/平方公分( $mJ/cm^2$ )。

55. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(Q)之該溶液係由鹽酸與水以 1：1 之比例製成。
56. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(R)之該第二型接面金屬層的材料為鎳/金、鈦/鋁/鉑/金或鉻/鉑/金。
57. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(S)之該劈裂為機械方法。
58. 如申請專利範圍第 29 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中步驟(S)之該劈裂為超音波方法。
59. 如申請專利範圍第 58 項所述之製作氮化鎵半導體元件中劈裂鏡面之方法，其中該超音波方法使用頻率範圍為 44kHz~250kHz。

#### 圖式簡單說明

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之詳細說明如下：

第 1 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第一階段之立體圖。

第 2 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第二階段之立體圖。

第 3 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第三階段之立體圖。

第 4 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第四階段之立體圖。

第 5 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第五階段之立體圖。

第 6 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第六階段之立體圖。

第 7 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第七階段之立體圖。

第 8 圖係繪示依照本發明一第一實施例的一種半導體元件之劈裂鏡面製造方法第八階段之立體圖。

第 9 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第一階段之側面圖。

第 10 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第二階段之側面圖。

第 11 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第三階段之側面圖。

第 12 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第四階段之側面圖。

第 13 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第五階段之側面圖。

第 14 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第六階段之側面圖。

(6)

第 15 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第七階段之側面圖。

第 16 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第八階段之側面圖。

第 17 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第九階段之側面圖。

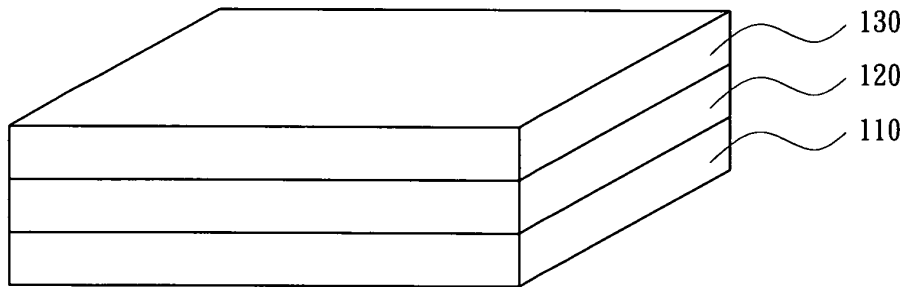
第 18 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第十階段之側面圖。

第 19 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第十一階段之側面圖。

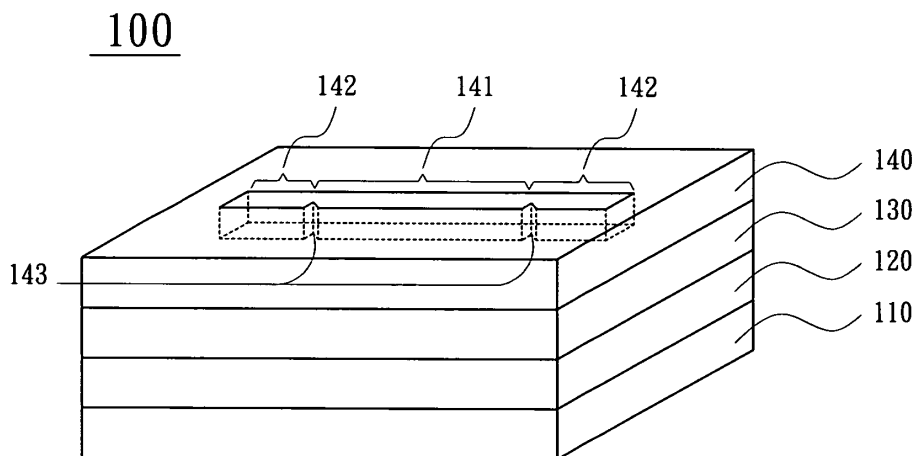
第 20 圖係繪示依照本發明一第二實施例的一種半導體元件之劈裂鏡面製造方法第十二階段之側面圖。

第 21 圖為利用微劈裂方式製造之氮化物垂直鏡面的電子顯微鏡照片。

100

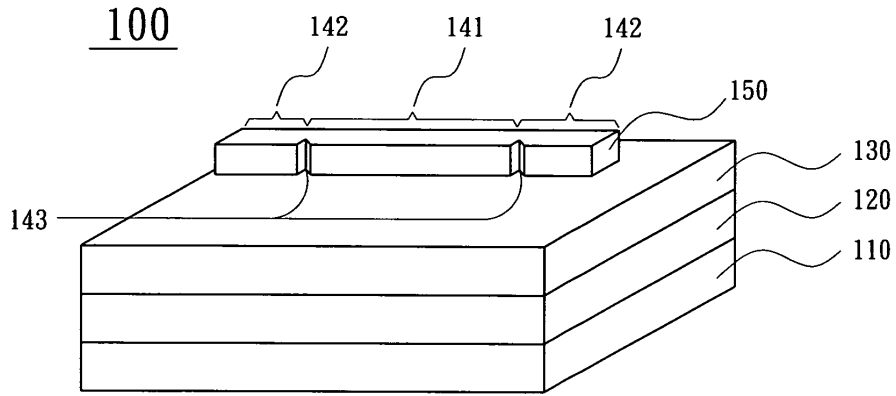


第 1 圖

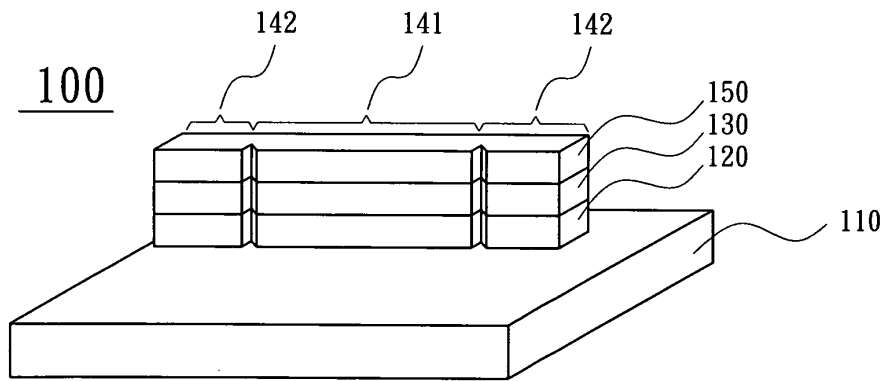


第 2 圖

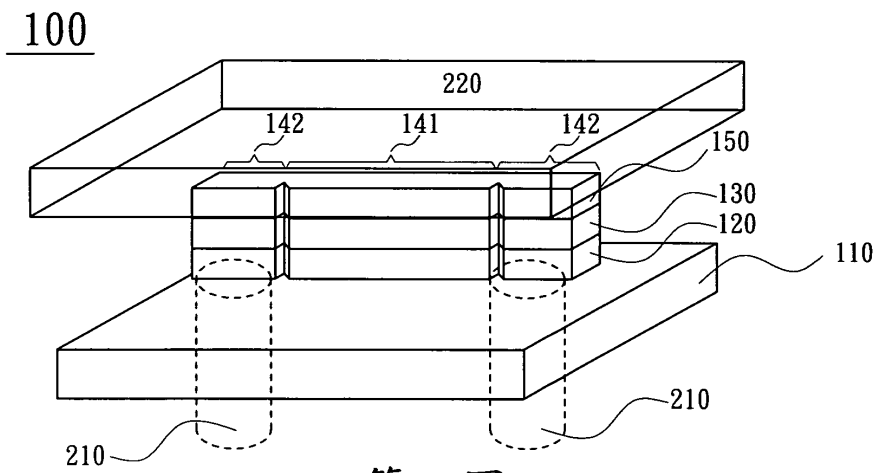
(7)



第 3 圖

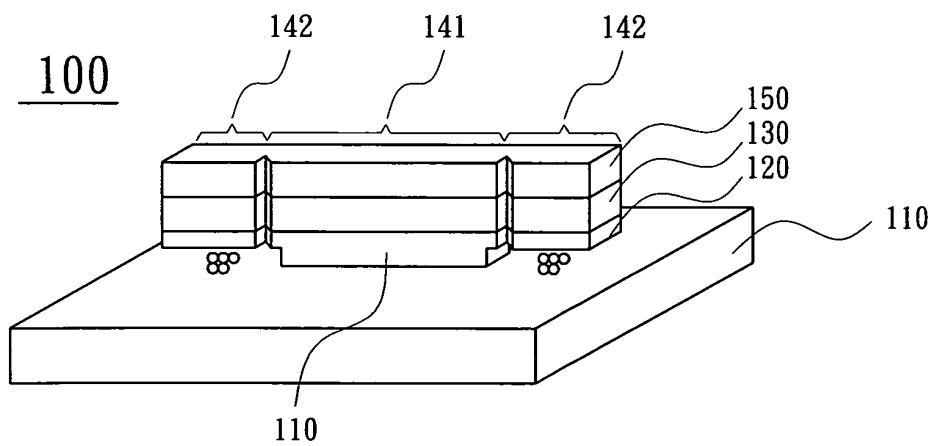


第 4 圖

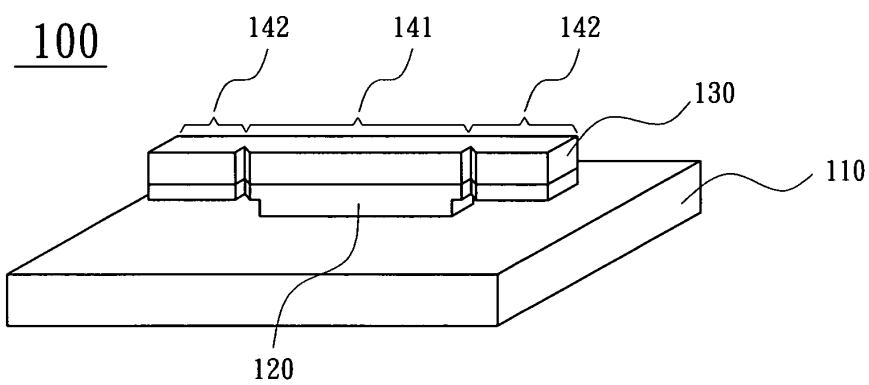


第 5 圖

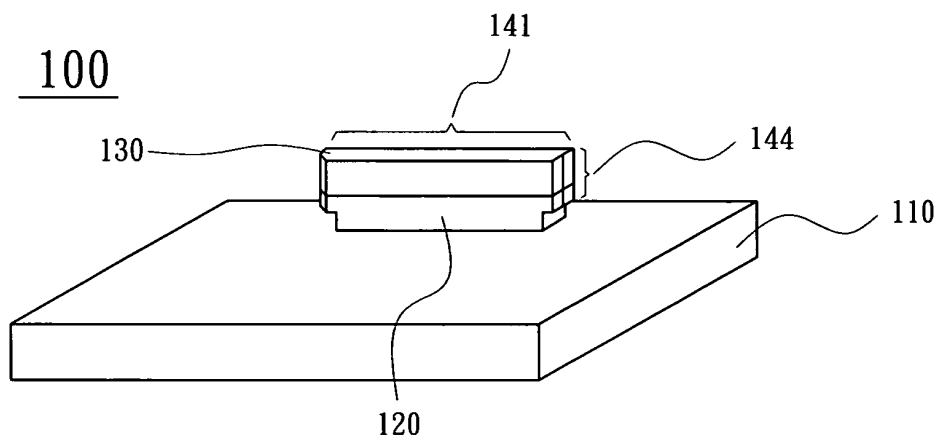
(8)



第 6 圖



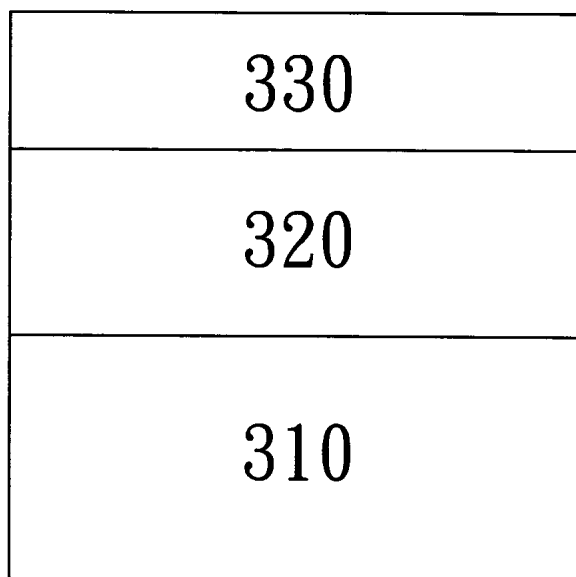
第 7 圖



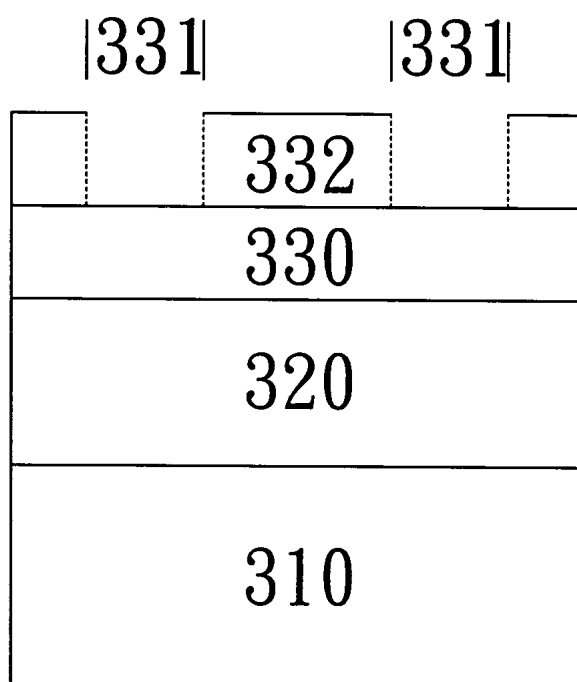
第 8 圖



(9)

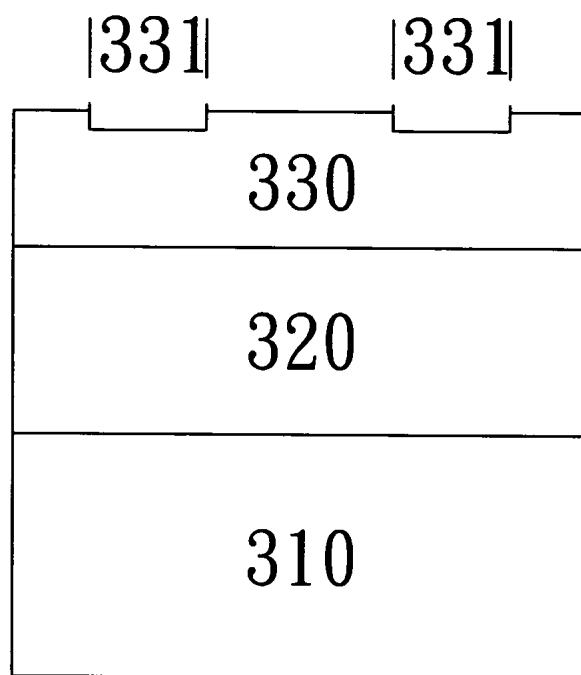


第 9 圖

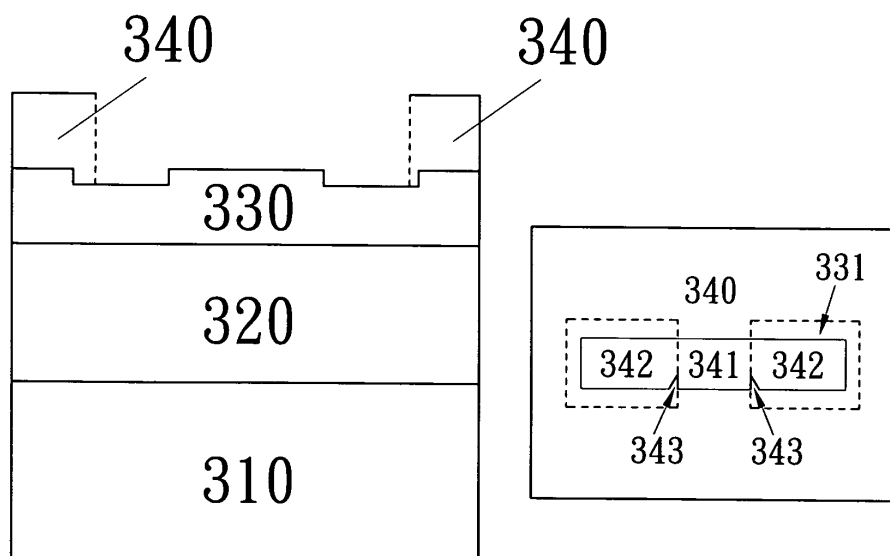


第 10 圖

(10)

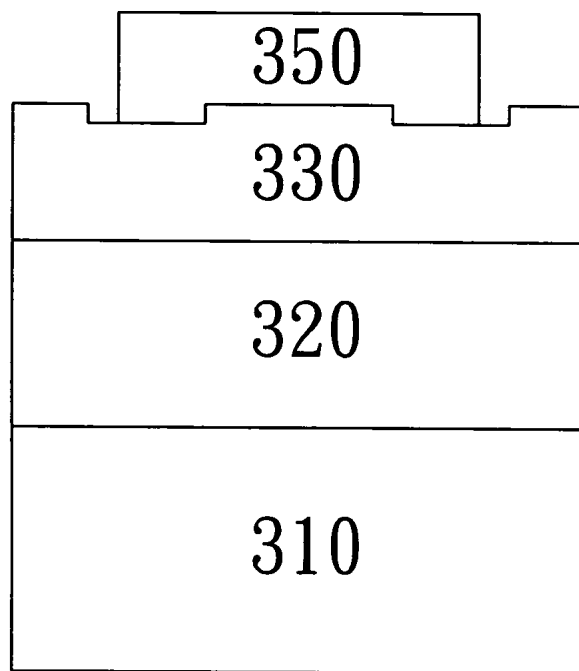


第 11 圖

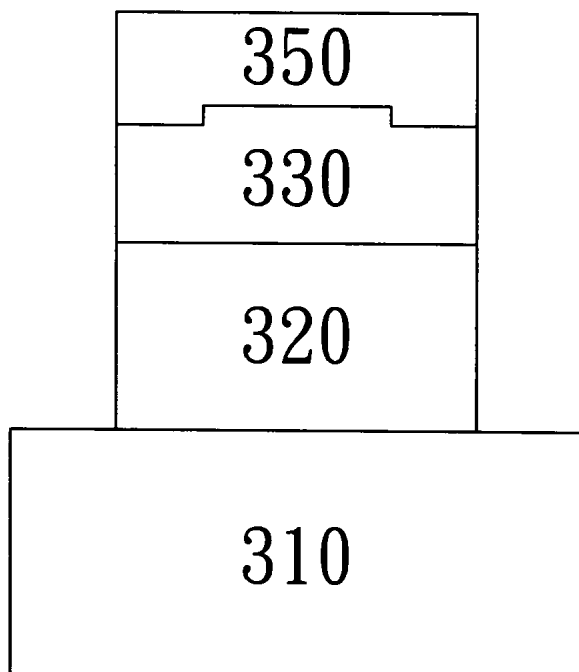


第 12 圖

(11)

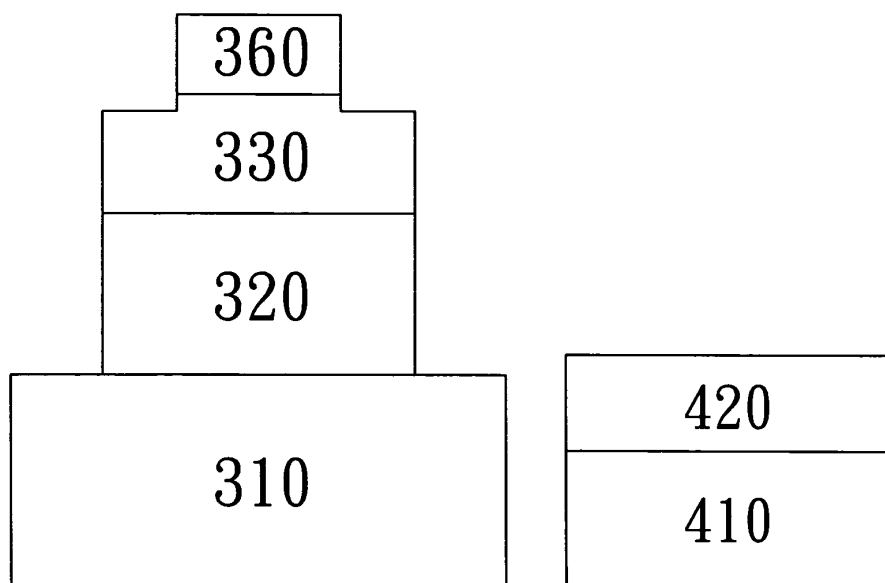


第 13 圖

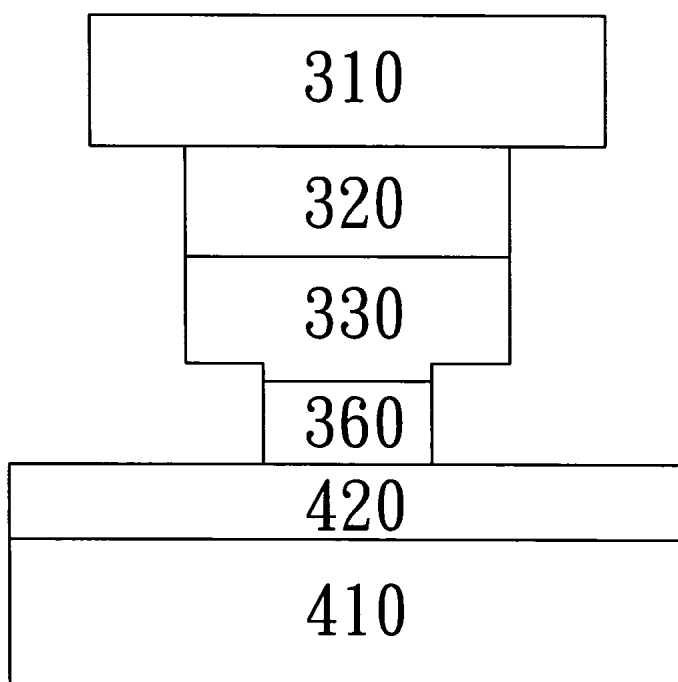


第 14 圖

(12)

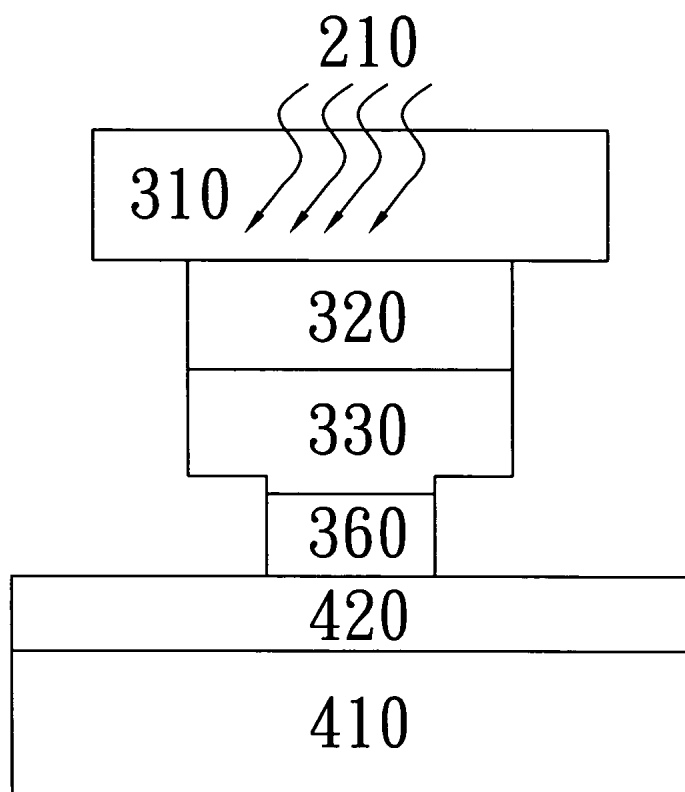


第 15 圖

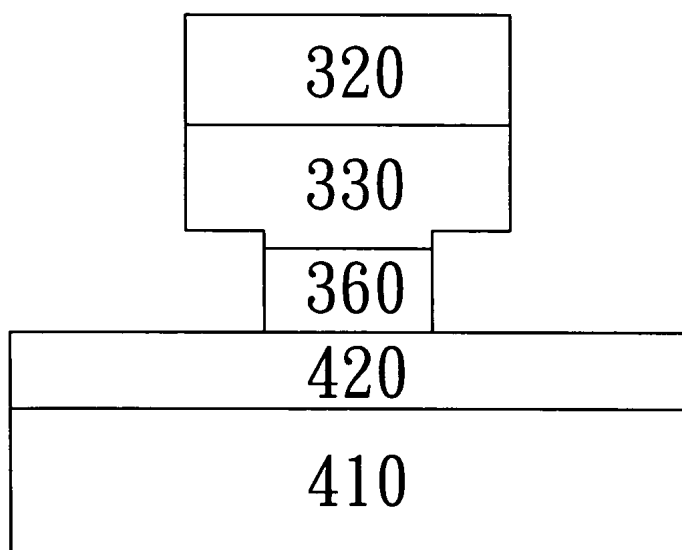


第 16 圖

(13)

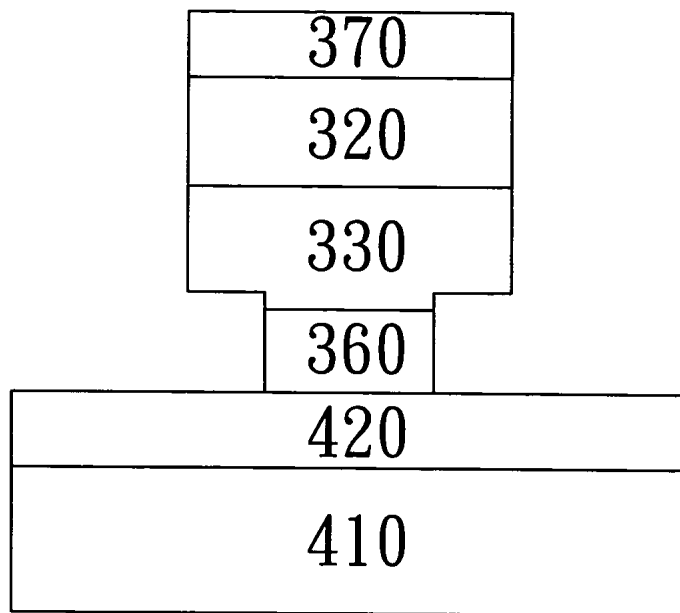


第 17 圖

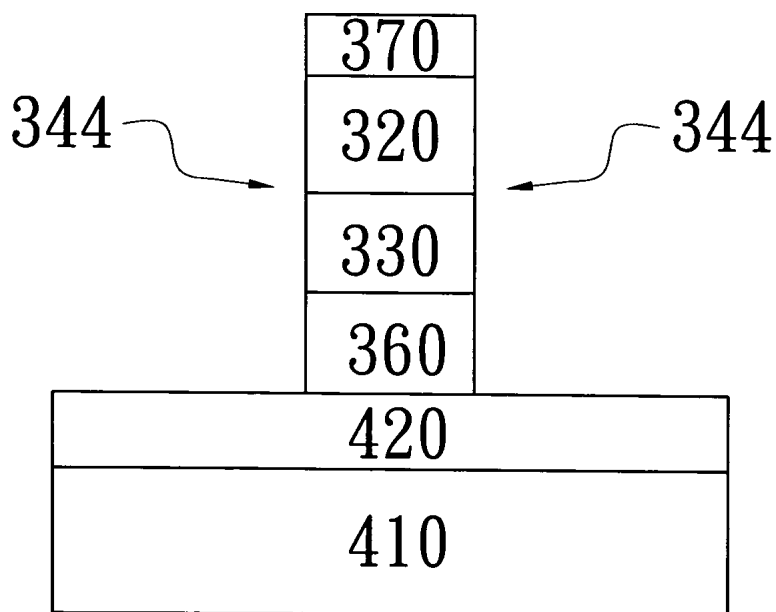


第 18 圖

(14)



第 19 圖



第 20 圖

(15)

