

【11】證書號數：I440033

【45】公告日：中華民國 103 (2014) 年 06 月 01 日

【51】Int. Cl.： G11C15/04 (2006.01)

發明

全 7 頁

【54】名稱：動態隨機存取記憶體之內容可定址記憶單元

DRAM-BASED CONTENT ADDRESSABLE MEMORY CELL

【21】申請案號：098143977

【22】申請日：中華民國 98 (2009) 年 12 月 21 日

【11】公開編號：201123187

【43】公開日期：中華民國 100 (2011) 年 07 月 01 日

【72】發明人：黃宗柱 (TW) HUANG, TSUNGCHU

【71】申請人：國立彰化師範大學

NATIONAL CHANGHUA UNIVERSITY
OF EDUCATION

彰化縣彰化市進德路 1 號

【74】代理人：蔡坤財；李世章

【56】參考文獻：

US	6154384	US	6400593B1
US	6421265B1	US	6496399B1
US	6721202B1	US	6760241B1
US	6760881B2	US	7016211B2
US	7088603B2	US	7112831B2
US	2009/0290400A1		

審查人員：蕭明椿

[57]申請專利範圍

1. 一種動態隨機存取記憶體之內容可定址記憶單元(CAM)，包括：一第一電晶體，該第一電晶體之輸入端係電性連接於一第一導線，該第一電晶體之控制端係電性連接於一第二導線；一第二電晶體，該第二電晶體之控制端係電性連接於該第一電晶體之輸出端，該第二電晶體之輸出端係電性連接於一第四導線；以及一第三電晶體，該第三電晶體之輸入端係電性連接於一第三導線，該第三電晶體之控制端係電性連接於該第一導線，該第三電晶體之輸出端係電性連接於該第二電晶體之輸入端；其中，該第二導線係用以於儲存一資料時，導通該第一電晶體，進而使該第二電晶體利用其內部電容儲存該第一導線所攜帶之該資料；而該第一導線係用以於讀取該資料時，導通該第三電晶體，以利用該資料之電位來決定該第二電晶體導通與否，進而決定該第三導線電性連接該第四導線與否；藉此，偵測該第三導線是否受該第四導線影響而產生電位變化，便可知悉該資料。
2. 如請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，其中該第一導線為一搜尋暨位元線，係兼具搜尋線功能與位元線功能。
3. 如請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，其中該第二導線為一字組線。
4. 如請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，其中該第三導線為一資料符合比對線。
5. 如請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，其中該第四導線為一地線。

(2)

6. 如請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，更包括一資料儲存電容，該資料儲存電容係一端接地，另一端電性連接於該第二電晶體之控制端與該第一電晶體之輸出端之間。
7. 一種動態隨機存取記憶體，包括：至少二內容可定址記憶單元，每一該些內容可定址記憶單元係為請求項 5 所述之動態隨機存取記憶體之內容可定址記憶單元；其中，每一該些內容可定址記憶單元係共用每一該些第三導線以形成一資料符合比對線；每一該些第一電晶體、第二電晶體與第三電晶體係為一 N 型電晶體；以及一 P 型電晶體，該 P 型電晶體之控制端係電性連接該地線，該 P 型電晶體之輸入端係電性連接一高電位源，該 P 型電晶體之輸出端係電性連接該資料符合比對線；藉此，當任一該些內容可定址記憶單元內，該第一導線之電位與該資料之電位皆為高電位時，該資料符合比對線之電位即受該地線影響，而變化為低電位。
8. 如請求項 7 所述之動態隨機存取記憶體，其中該第一導線為一搜尋暨位元線，係兼具搜尋線功能與位元線功能。
9. 如請求項 7 所述之動態隨機存取記憶體，其中該第二導線為一字組線。
10. 如請求項 7 所述之動態隨機存取記憶體，更包括一資料儲存電容，該資料儲存電容係一端接地，另一端電性連接於該第二電晶體之控制端與該第一電晶體之輸出端之間。
11. 一種動態隨機存取記憶體之二值內容可定址記憶單元(BCAM)，包括：一第一內容可定址記憶單元，係為請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元；以及一第二內容可定址記憶單元，係為請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元；其中，該第一內容可定址記憶單元與該第二內容可定址記憶單元共用該第三導線與該第四導線；儲存資料時，該第一內容可定址記憶單元之第二電晶體與該第二內容可定址記憶單元之第二電晶體分別存入一第一儲存值 \bar{Q} 和一第二儲存值 Q ；比對資料時，該第一內容可定址記憶單元之第一導線與該第二內容可定址記憶單元之第一導線分別以一第一比較值 C 和一第二比較值 \bar{C} 來比對該第一儲存值 \bar{Q} 和該第二儲存值 Q ；藉此，令 1 代表導通電位，則只有在儲存值與比較值符合邏輯關係 $\bar{Q}C + Q\bar{C} = 1$ 時，該第三導線才會受該第四導線影響而產生電位變化。
12. 如請求項 11 所述之動態隨機存取記憶體之二值內容可定址記憶單元，其中每一該些第一導線為一搜尋暨位元線，係兼具搜尋線功能與位元線功能。
13. 如請求項 11 所述之動態隨機存取記憶體之二值內容可定址記憶單元，其中每一該些第二導線為一字組線。
14. 如請求項 11 所述之動態隨機存取記憶體之二值內容可定址記憶單元，其中每一該些第三導線為一資料符合比對線。
15. 如請求項 11 所述之動態隨機存取記憶體之二值內容可定址記憶單元，其中每一該些第四導線為一地線。
16. 如請求項 11 所述之動態隨機存取記憶體之二值內容可定址記憶單元，更包括一資料儲存電容，該資料儲存電容係位於該第一內容可定址記憶單元或該第二內容可定址記憶單元內，且該資料儲存電容係一端接地，另一端電性連接於該第二電晶體之控制端與該第一電晶體之輸出端之間。
17. 一種動態隨機存取記憶體之三值內容可定址記憶單元(TCAM)，包括：一第一內容可定址記憶單元，係為請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元；以及一第二內容可定址記憶單元，係為請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元；其中，該第一內容可定址記憶單元與該第二內容可定址記憶單元共用該第三導線與

(3)

該第四導線；三值內容係為三值邏輯(0,1,X)，X 代表隨意值(Don't Care)，0 和 1 分別表示非導通電位和導通電位；每一該些第二電晶體之儲存值均以 01 和 10 來編碼非導通電位 0 和導通電位 1；每一該些第一導線之比較值均以 10 和 01 來編碼非導通電位 0 和導通電位 1，且前述儲存值與比較值均以 00 來編碼隨意值 X；藉此，儲存值或比較值為隨意值 X 時，皆使該第三導線與該第四導線之間不導通；而且，儲存資料時，該第一內容可定址記憶單元之第二電晶體與該第二內容可定址記憶單元之第二電晶體分別存入一第一儲存值 \bar{Q} 和一第二儲存值 Q ；比對資料時，該第一內容可定址記憶單元之第一導線與該第二內容可定址記憶單元之第一導線分別以一第一比較值 C 和一第二比較值 \bar{C} 來比對該第一儲存值 \bar{Q} 和該第二儲存值 Q ；藉此，只有在儲存值與比較值符合邏輯關係

$\bar{Q}C + Q\bar{C} = 1$ 時，該第三導線才會受該第四導線影響而產生電位變化。

18. 如請求項 17 所述之動態隨機存取記憶體之三值內容可定址記憶單元，其中每一該些第一導線為一搜尋暨位元線，係兼具搜尋線功能與位元線功能。
19. 如請求項 17 所述之動態隨機存取記憶體之三值內容可定址記憶單元，其中每一該些第二導線為一字組線。
20. 如請求項 17 所述之動態隨機存取記憶體之三值內容可定址記憶單元，其中每一該些第三導線為一資料符合比對線。
21. 如請求項 17 所述之動態隨機存取記憶體之三值內容可定址記憶單元，其中每一該些第四導線為一地線。
22. 如請求項 17 所述之動態隨機存取記憶體之三值內容可定址記憶單元，更包括一資料儲存電容，該資料儲存電容係位於該第一內容可定址記憶單元或該第二內容可定址記憶單元內，且該資料儲存電容係一端接地，另一端電性連接於該第二電晶體之控制端與該第一電晶體之輸出端之間。
23. 一種動態隨機存取記憶體之字組內容可定址記憶單元，係用以存取一第 i 字碼 w_i ，包括：一編碼單元；以及複數個內容可定址記憶單元，其數量表示為 n ，係為請求項 1 所述之動態隨機存取記憶體之內容可定址記憶單元，該複數個內容可定址記憶單元區分為 b 個二值內容記憶單元、 t 個三值內容記憶單元、一個二值有效驗證單元(Valid Bit)、一個權重反相單元、 k 個檢查單元與 t 個冗餘單元(Redundant)，亦即 $n=b+2+k+t+r$ ，其中：該些二值內容記憶單元與該二值有效驗證單元係用以將該第 i 字碼儲存為二值字碼 w_{i2} ；該些三值內容記憶單元係用以將該第 i 字碼儲存為三值字碼 w_{i3} ；該編碼單元，係於該複數個內容可定址記憶單元儲存該第 i 字碼 w_i 時，若高電位值超過 $n/2$ ，則將該第 i 字碼 w_i 反相儲存，並記錄該反相動作於該權重反相單元；且係利用伯格碼(Berger Code)編碼該些二值內容記憶單元、該二值有效驗證單元與該權重反相單元，以形成檢查碼，並記錄於該些檢查單元，亦即 $k = \log_2\left(\frac{b+2}{2}\right) + 1$ ；以及該些冗餘單元係用以供該編碼單元自我修復該第 i 字碼。
24. 如請求項 23 所述之動態隨機存取記憶體之字組內容可定址記憶單元，其中每一該些第一導線為一搜尋暨位元線，係兼具搜尋線功能與位元線功能。
25. 如請求項 23 所述之動態隨機存取記憶體之字組內容可定址記憶單元，其中每一該些第二導線為一字組線。
26. 如請求項 23 所述之動態隨機存取記憶體之字組內容可定址記憶單元，其中每一該些第三導線為一資料符合比對線。

27. 如請求項 23 所述之動態隨機存取記憶體之字組內容可定址記憶單元，其中每一該些第四導線為一地線。
28. 如請求項 23 所述之動態隨機存取記憶體之字組內容可定址記憶單元，更包括一資料儲存電容，該資料儲存電容係位於任一該些內容可定址記憶單元內，且該資料儲存電容係一端接地，另一端電性連接於該第二電晶體之控制端與該第一電晶體之輸出端之間。
29. 一種動態隨機存取記憶體之內容可定址記憶單元，主要係由一第一電晶體、一第二電晶體、一第三電晶體、一第一導線、一第二導線、一第三導線與一地線所組成，其中：該第一電晶體之輸入端係電性連接於該第一導線，該第一電晶體之輸出端係電性連接於該第二電晶體之控制端，該第一電晶體之控制端係電性連接於該第二導線；該第二電晶體之輸入端係電性連接於該第三電晶體之輸出端，該第二電晶體之輸出端係電性連接於該地線；以及該第三電晶體之輸入端係電性連接於該第三導線，該第三電晶體之控制端係電性連接於該第一導線。

圖式簡單說明

第 1 圖係為習知之靜態隨機存取記憶體之二值內容可定址記憶單元的結構示意圖。

第 2 圖係為習知之靜態隨機存取記憶體之三值內容可定址記憶單元的結構示意圖。

第 3 圖係為習知之三顆電晶體之內容可定址記憶單元的結構示意圖。

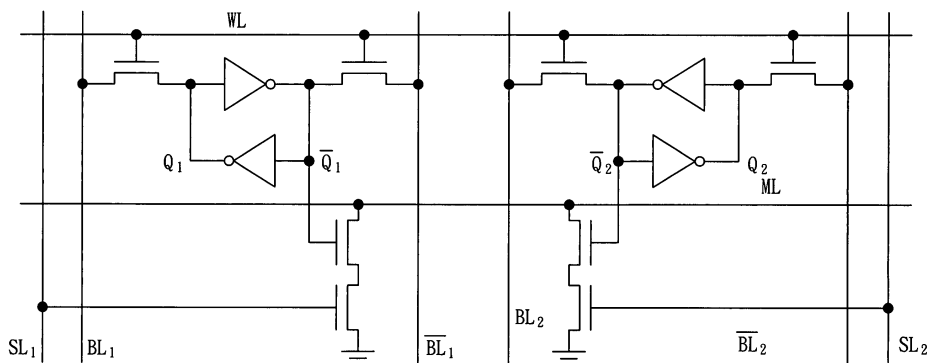
第 4 圖係為本揭示內容一實施方式之動態隨機存取記憶體之內容可定址記憶單元的結構示意圖。

第 5 圖係為第 4 圖之具體結構示意圖，其係繪示增設一資料儲存電容 180 及利用一地線 171 以作為第四導線 170。

第 6 圖係為本揭示內容另一實施方式之動態隨機存取記憶體的結構示意圖。

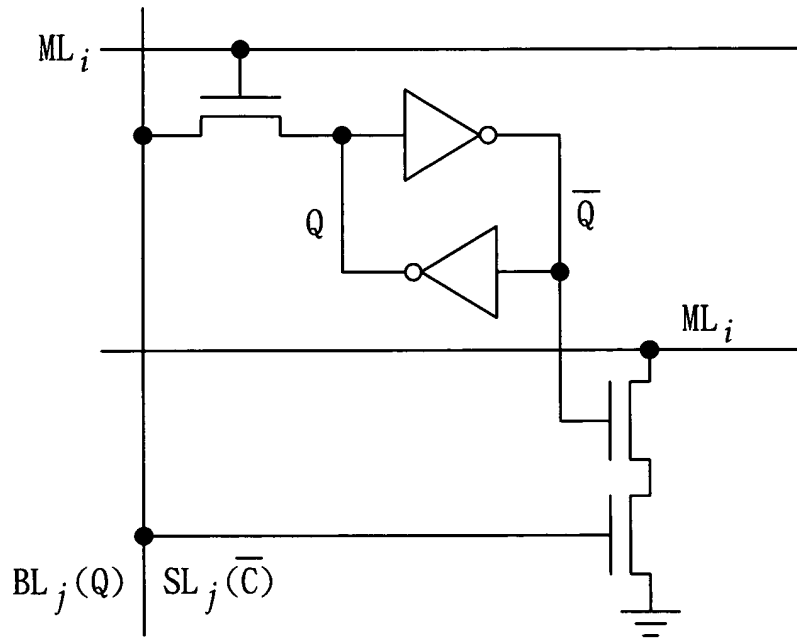
第 7 圖係為本揭示內容又一實施方式之動態隨機存取記憶體之二值內容可定址記憶單元的結構示意圖，其亦可用以作為本揭示內容另一實施方式之動態隨機存取記憶體之三值內容可定址記憶單元的結構示意圖。

第 8 圖係為本揭示內容再一實施方式之動態隨機存取記憶體之字組內容可定址記憶單元的結構示意圖。

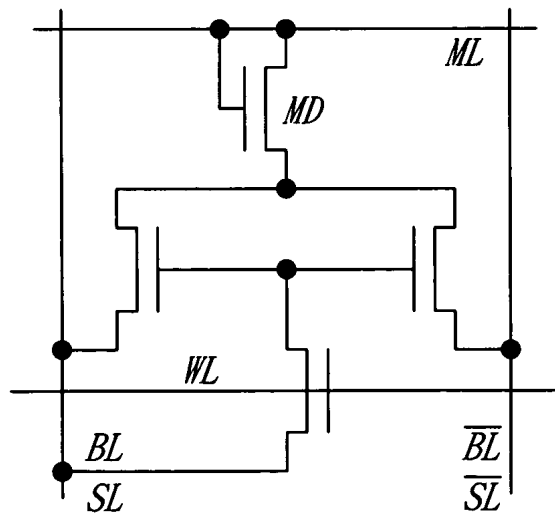


第 1 圖

(5)

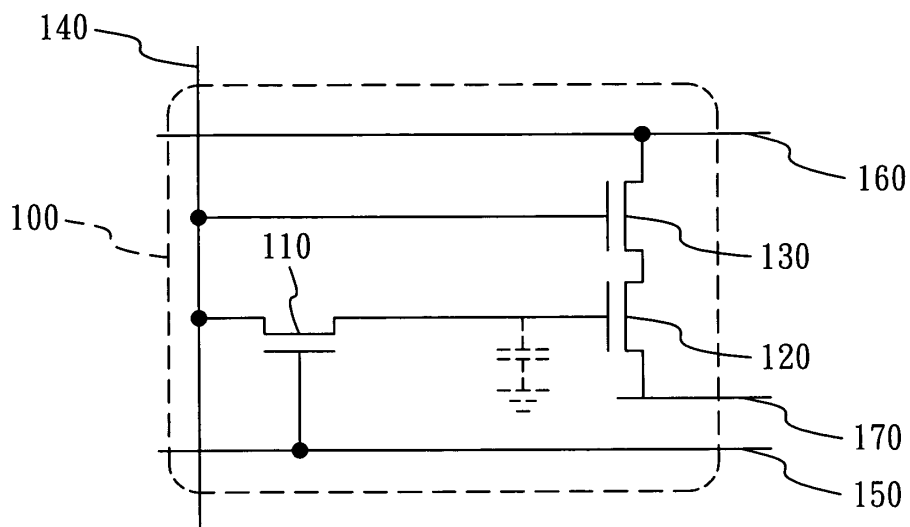


第 2 圖

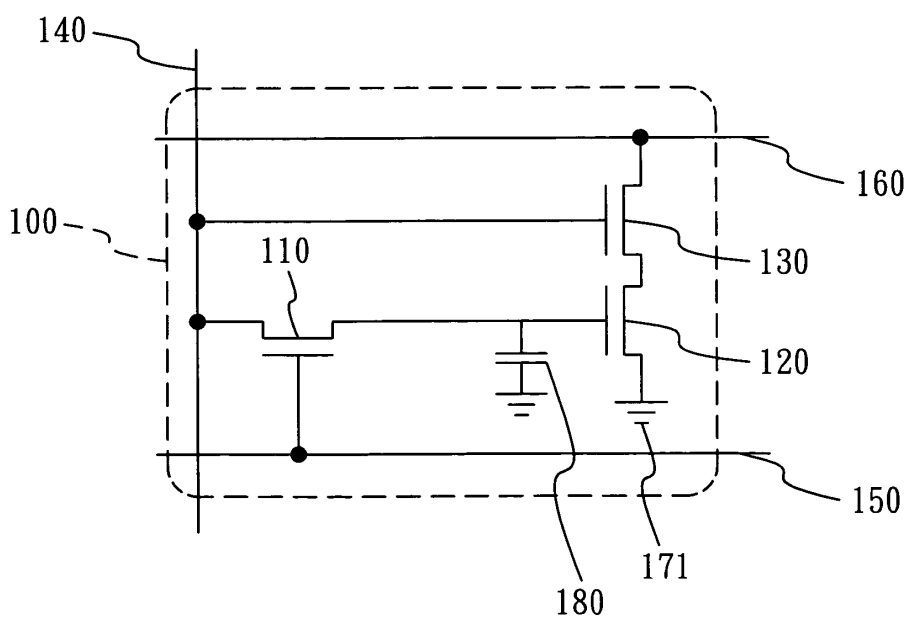


第 3 圖

(6)

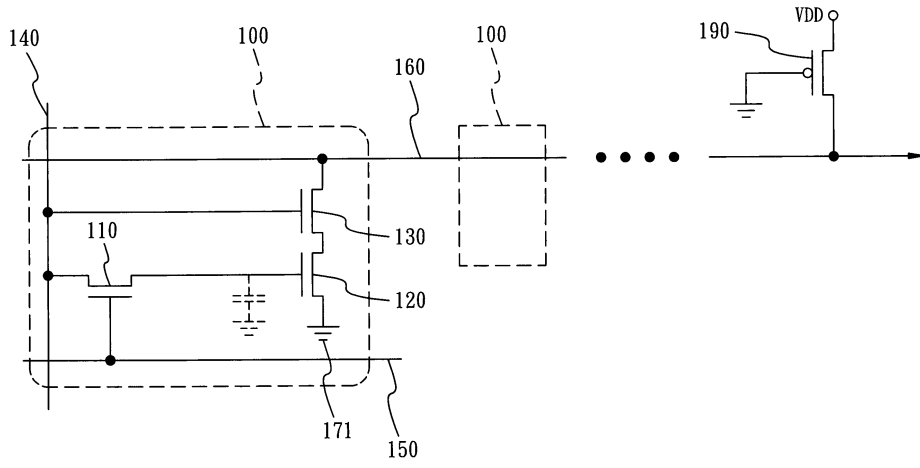


第 4 圖

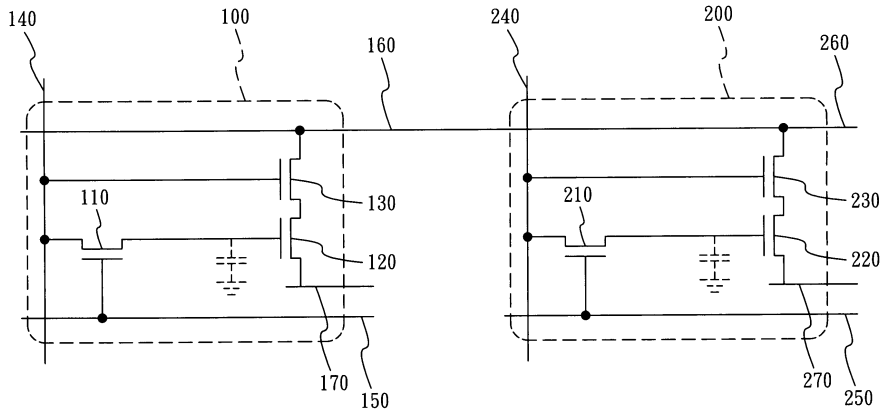


第 5 圖

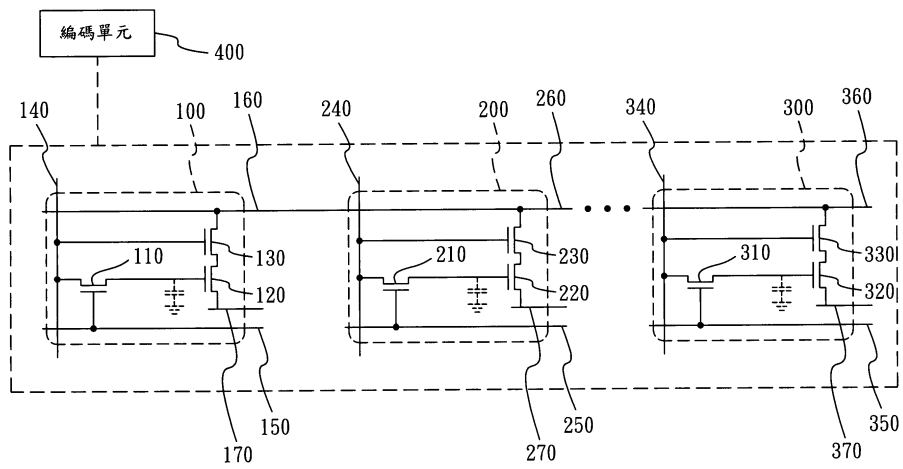
(7)



第 6 圖



第 7 圖



第 8 圖