

【11】證書號數：I332174

【45】公告日：中華民國 99 (2010) 年 10 月 21 日

【51】Int. Cl. : G06F7/49 (2006.01) H03K19/00 (2006.01)

發明

全 6 頁

【54】名稱：中國式算盤加法器

CHINESE ABACUS ADDER

【21】申請案號：095142452 【22】申請日：中華民國 95 (2006) 年 11 月 16 日

【11】公開編號：200823751 【43】公開日期：中華民國 97 (2008) 年 06 月 01 日

【72】發明人：易序忠 (TW) YI, SHUCHUNG；趙子儀 (TW) JHAO, ZIHYI；葉宇智 (TW) YE, YUJHIH；陳彥如 (TW) CHEN, YENJU；林義傑 (TW) LIN, YIJIE；林建宏 (TW) LIN, CHIENHUNG

【71】申請人：國立彰化師範大學 NATIONAL CHANGHUA UNIVERSITY OF EDUCATION

彰化縣彰化市進德路 1 號

【74】代理人：蔡坤財；李世章

【56】參考文獻：

TW 588281

TW M300338

US 6978016B2

[57]申請專利範圍

1. 一種中國式算盤加法器，至少包含：複數個二進制對算盤訊號轉換器，該些二進制對算盤訊號轉換器係用以將二進制輸入訊號轉換為十六進制算盤訊號格式；複數個平行加法器，該些平行加法器係將該十六進制算盤訊號的格式加總為溫度碼格式；以及複數個溫度碼對二進制訊號轉換器，該些溫度碼對二進制訊號轉換器係將該溫度碼格式轉換為二進制輸出訊號；其中，該複數個平行加法器不執行進位運算，而每兩相鄰之該複數個溫度碼對二進制訊號轉換器係執行進位運算。
2. 如申請專利範圍第 1 項之中國式算盤加法器，該進位運算 $C_{out}=K3+K2C_{in}$ ，其中 $K3$ 與 $K2$ 為平行加法器之溫度計碼輸出； C_{in} 為前 2 位元所產生之進位； C_{out} 為此二位元之進位輸出。
3. 一種 $2N$ 位元之中國式算盤加法器，包括：一第一二進制對算盤訊號轉換器，用以將一第一二進制輸入訊號轉換為一第一算盤上珠訊號與一第一算盤下珠訊號；一第二二進制對算盤訊號轉換器，用以將一第二二進制輸入訊號轉換為一第二算盤上珠訊號與一第二算盤下珠訊號；一第一平行加法器，用以根據該第一算盤上珠訊號與該第二算盤上珠訊號產生一第一溫度碼訊號；一第二平行加法器，用以根據該第一算盤下珠訊號與該第二算盤下珠訊號產生一第二溫度碼訊號；一第一溫度碼對二進制訊號轉換器，用以根據該第一溫度碼訊號產生一第一二進制輸出訊號及一第一進位訊號；以及一第二溫度碼對二進制訊號轉換器，用以根據該第二溫度碼訊號與該第一進位訊號，產生一第二二進制輸出訊號及一第二進位訊號，其中 N 為整數。
4. 如申請專利範圍第 3 項之 $2N$ 位元之中國式算盤加法器，更進一步包含一前瞻進位產生器以加速加法運算，該前瞻進位產生器只需向前計算第奇數級之運算元共 N 級，該運算公式為 $C_{out}=K3+K2C_{in}$ ，其中 $K3$ 與 $K2$ 為奇數級平行加法器之溫度計碼輸出； C_{in} 為前 2 位元所產生之進位； C_{out} 為此二位元之進位輸出。

圖式簡單說明

(2)

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之詳細說明如下：第 1 圖係繪示依照本發明一較佳實施例的一種中國式算盤加法器之示意圖。

第 2 圖係繪示依照本發明一較佳實施例的一種平行加法器之電路圖。

第 3 圖係繪示依照本發明一較佳實施例的一種平行加法器之電路圖。

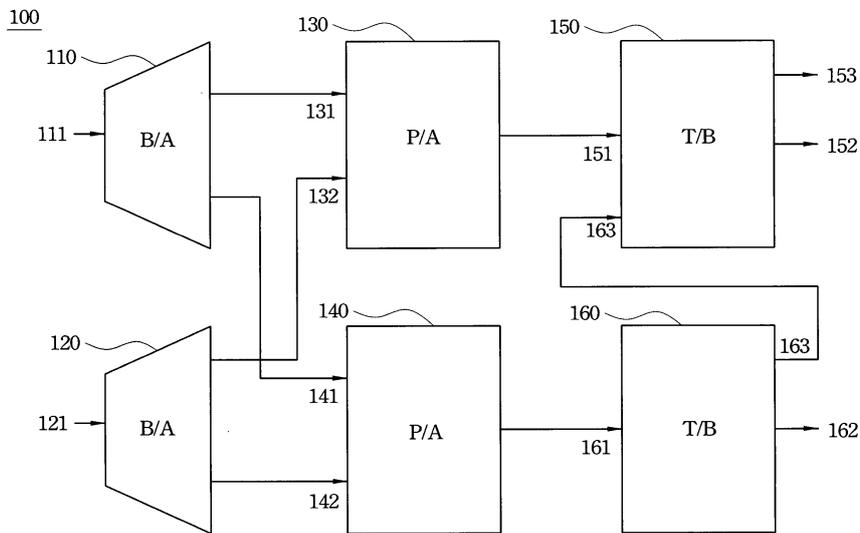
第 4 圖係繪示依照本發明一較佳實施例的一種平行加法器之電路圖。

第 5 圖係繪示依照本發明一較佳實施例的一種溫度碼對二進制訊號轉換器之電路圖。

第 6 圖係繪示依照本發明一較佳實施例的一種溫度碼對二進制訊號轉換器之電路圖。

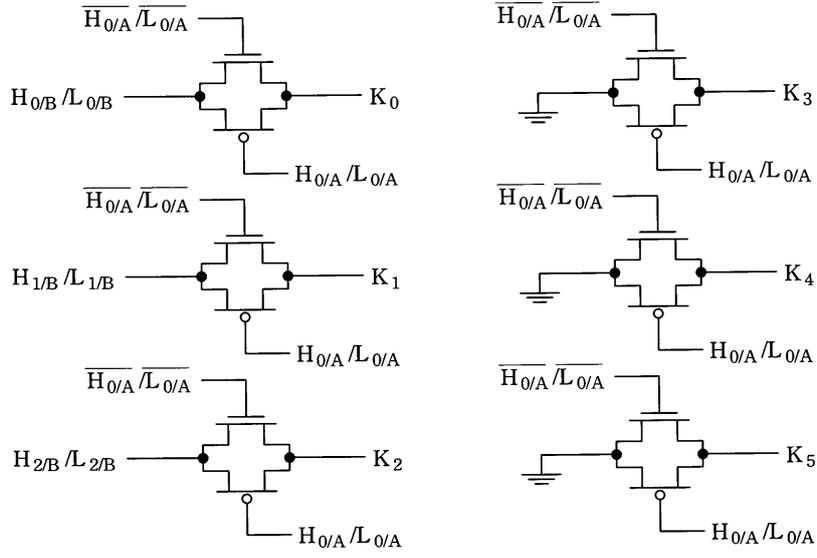
第 7 圖係繪示依照本發明一較佳實施例的一種溫度碼對二進制訊號轉換器之電路圖。

第 8 圖係繪示依照本發明一較佳實施例的一種前瞻進位式 8 位元算盤加法器之示意圖。

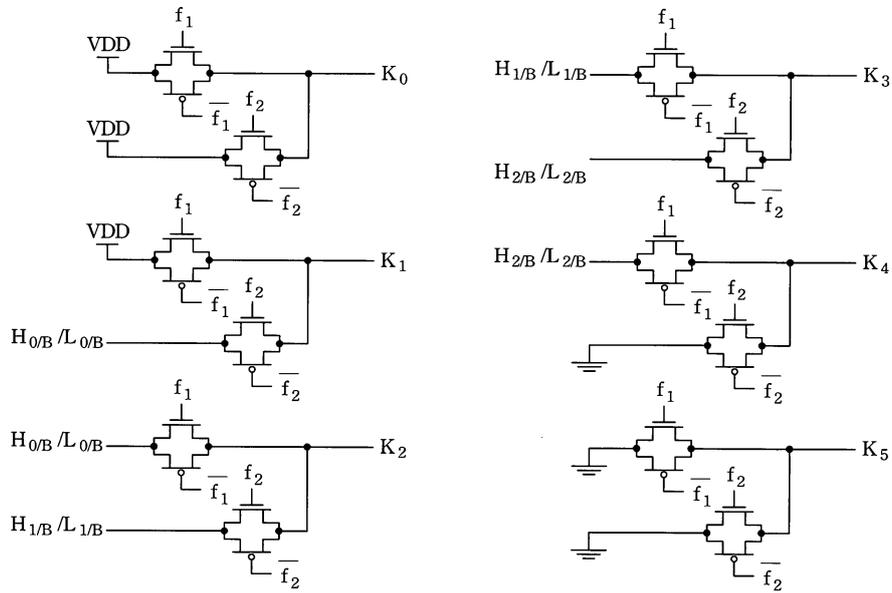


第 1 圖

(3)

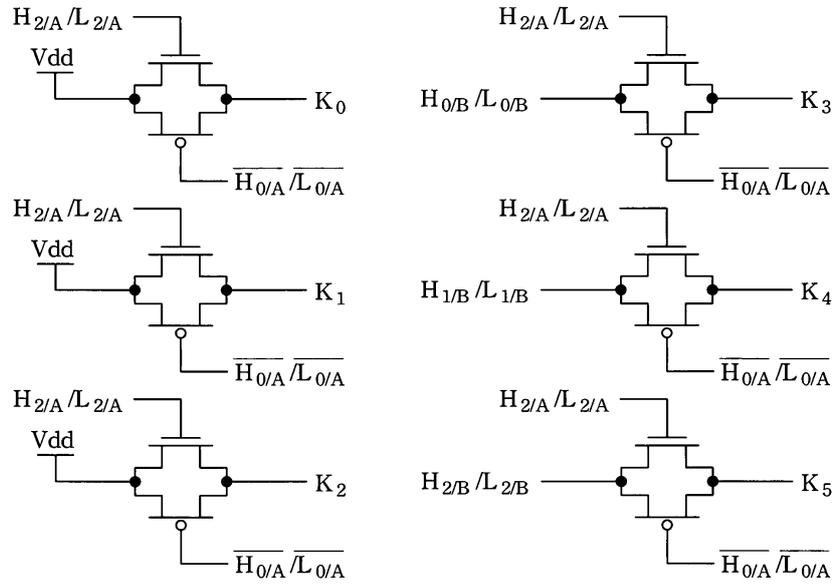


第 2 圖

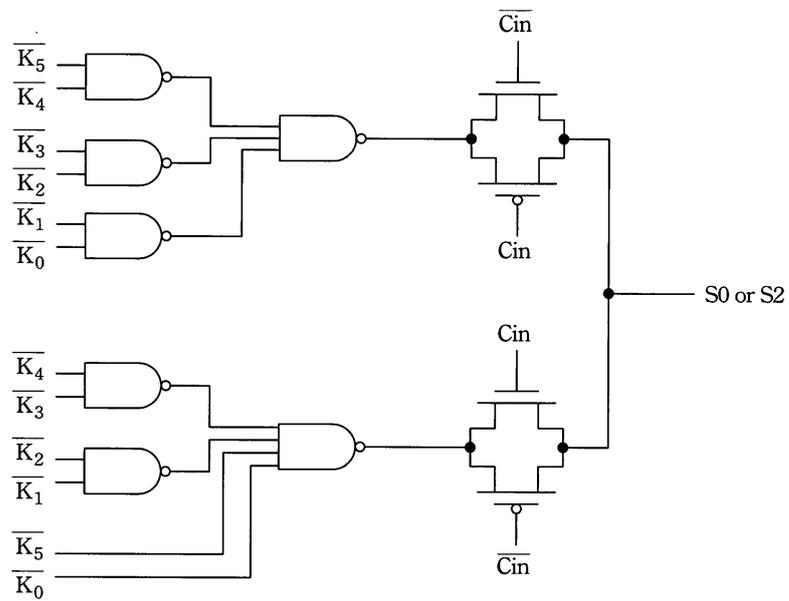


第 3 圖

(4)

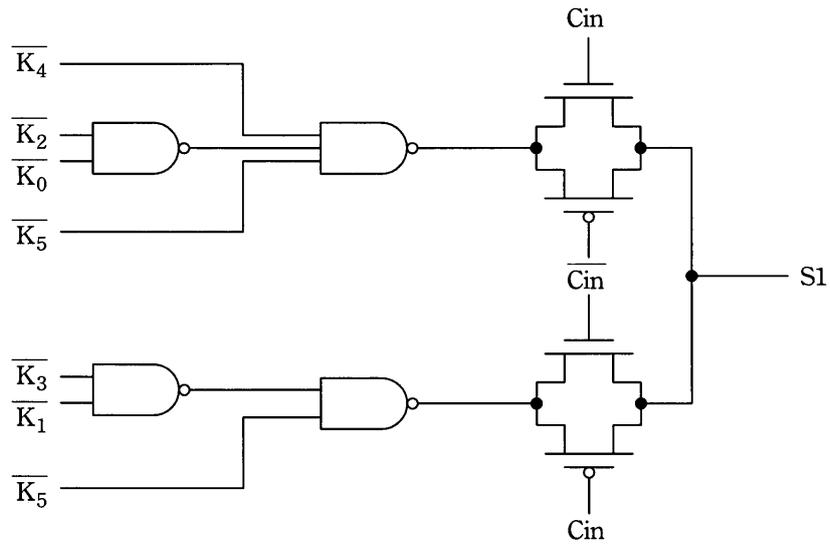


第 4 圖

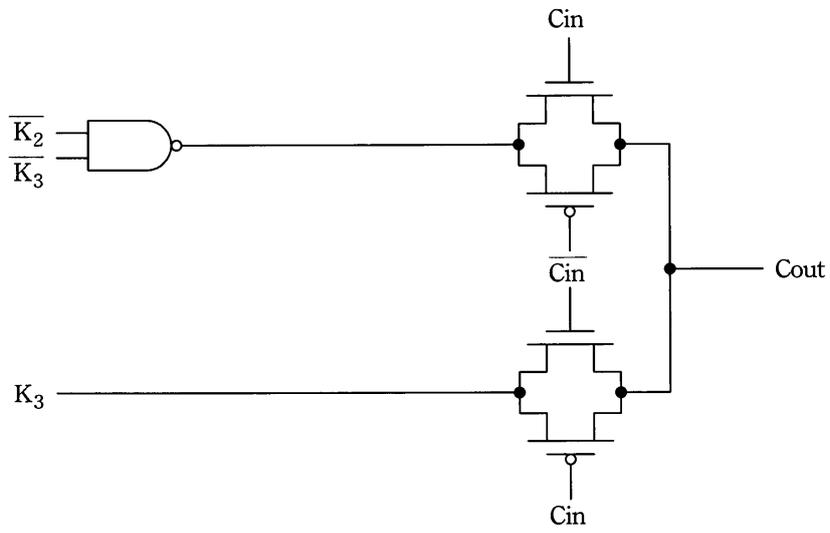


第 5 圖

(5)

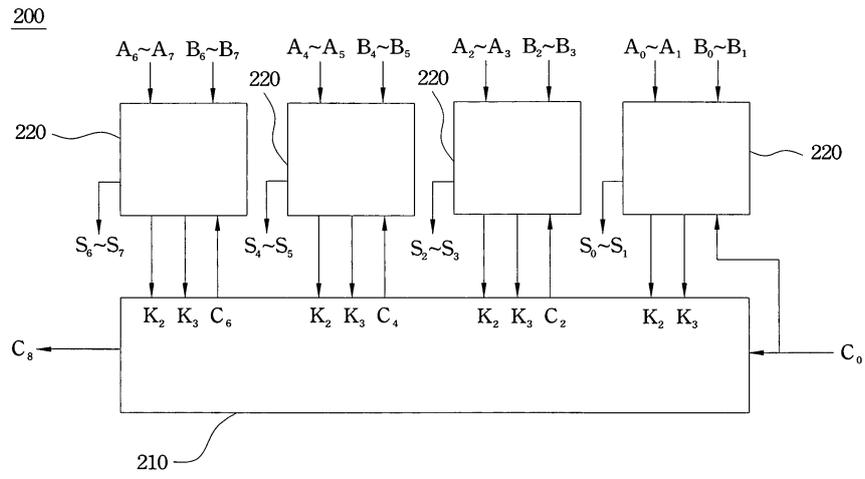


第 6 圖



第 7 圖

(6)



第 8 圖